

PLL-Synthesizer für Frequenzen bis 18 GHz

Grenzwerte

| Parameter | Kurzzeichen | min. | max. | Einheit |
|--------------------------------|-------------------|------|----------------|---------|
| Betriebsspannung Analogteil | U_{BA} | -0,3 | 3,9 | V |
| Betriebsspannungsdifferenz | | | | |
| Analogteil – Digitalteil | $U_{BA} - U_{BD}$ | -0,3 | 0,3 | V |
| Betriebsspannung Ladungspumpe | U_{BP} | -0,3 | 3,9 | V |
| Eingangsspannungen Digitalteil | U_{ED} | -0,3 | $U_{BD} + 0,3$ | V |
| Eingangsspannungen Analogteil | U_{EA} | -0,3 | $U_{BP} + 0,3$ | V |
| Eingangsspannung Pin 4, 8 | U_{EH} | -0,3 | $U_{BA} + 0,3$ | V |
| Betriebstemperatur | ϑ_B | -40 | 85 | °C |

Kennwerte ($U_{BA} = U_{BD} = U_{BP} = 3\text{ V}$, $R_{SET} = 5,1\text{ k}\Omega$, $\vartheta_B = -40 \dots +85\text{ °C}$)

| Parameter | Kurzzeichen | min. | typ. | max. | Einheit |
|------------------------------|--------------------------|--------|------|----------|---------|
| Eingangsfrequenz | f_E | 4 | | 18 | GHz |
| Eingangsempfindlichkeit | U_E | -10 | | 10 | dBm |
| Referenzfrequenz | f_{REF} | 10^* | | 400 | MHz |
| Referenzempfindlichkeit | U_{SSREF} | 0,8 | | U_{BD} | V |
| Betriebsspannungen | U_{BA}, U_{BD}, U_{BP} | 2,85 | | 3,15 | V |
| Betriebsstrom | I_B | | 27 | 30 | mA |
| Phasenrauschen | | | | | |
| bei $f_E = 5,7\text{ GHz}$ | U_R | | -89 | | dBc/Hz |
| bei $f_E = 12,5\text{ GHz}$ | U_R | | -82 | | dBc/Hz |
| bei $f_E = 17,64\text{ GHz}$ | U_R | | -96 | | dBc/Hz |

* $f_{REF} < 10\text{ MHz}$ möglich, wenn Signalsteilheit $> 50\text{ V/ms}$

Beschreibung

Der ADF41020 ist ein Frequenzsynthesizer mit integrierten Vorteilern, der bis zu 18 GHz genutzt werden kann.

Der dem 4:1-Vorteiler nachgeschaltete Dual-Modulus-Vorteiler ist auf 8/9:1, 16/17:1, 32/33:1 oder 64/65:1 einstellbar. Der Vorteiler der Referenz ist auf 1:1 bis 16 383:1 einstellbar. Durch die Nutzung einer PLL-Schleife ist die Er-

zeugung eines sehr stabilen, rauscharmen Oszillatorsignals möglich. Die serielle Kommunikation zwischen einem Steuerprozessor und dem Schaltkreis erfolgt über ein Dreileiter-Interface (Daten, Freigabe, Takt).

Das Windows-Programm Int-N zur Ermittlung und Übertragung der Steuerwerte ist beim Hersteller verfügbar.

Blockschaltbild

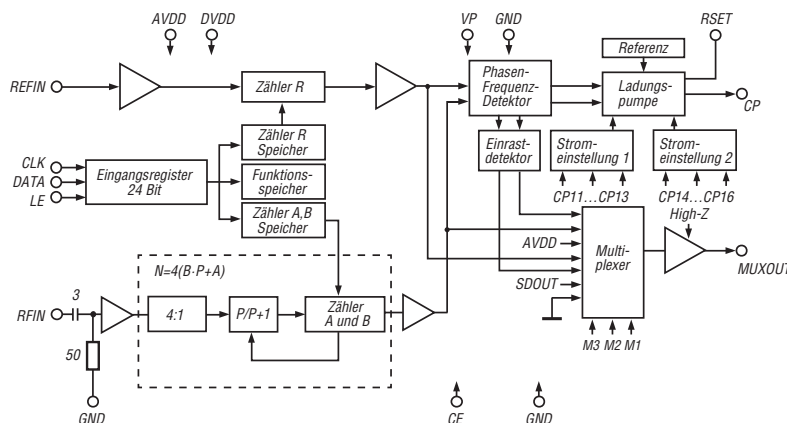


Bild 1: Blockschaltbild des ADF41020

Kurzcharakteristik

- Betriebsspannung 2,85 bis 3,15 V
- integrierter Vorteiler für Referenzfrequenz 1:1 bis 16 383:1
- integrierter Vorteiler 4:1, nachfolgender einstellbarer Dual-Modulus-Vorteiler 8/9:1, 16/17:1, 32/33:1, 64/65:1
- einstellbarer Ladungspumpenstrom
- Dreidrahtbus
- im LFCSP-23-Gehäuse (SMD) verfügbar

Hersteller

Analog Devices, One Technology Way, P.O. Box 9106, Norwood, MA 02062, USA, www.analog.com

Bezugsquelle

RS Components GmbH, Hessenring 13b, 64546 Mörfelden-Walldorf, <http://de.rs-online.com>

Anschlussbelegung

- Pin 1, 2, 3, 5, 9, 10: Masse (GND)
 - Pin 4: HF-Vorteilereingang (REFIN)
 - Pin 6, 7: Betriebsspannung für Analogteil (AVDD)
 - Pin 8: Referenzfrequenzeingang (REFIN)
 - Pin 11: Schaltkreisauswahl (CE)
 - Pin 12: serieller Takteingang (CLK)
 - Pin 13: serieller Dateneingang (DATA)
 - Pin 14: Übernahmeeingang (LE)
 - Pin 15: Multiplexerausgang (MUXOUT)
 - Pin 16, 17: Betriebsspannung für Digitalteil (DVDD)
 - Pin 18: Betriebsspannung für Ladungspumpe (VP)
 - Pin 19: Maximalstromeinstellung der Ladungspumpe (RSET)
 - Pin 20: Ladungspumpenausgang (CP)
- Exposed Pad: mit Masse verbinden

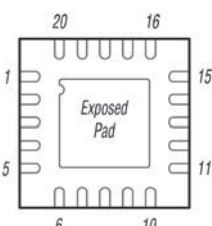


Bild 2: Pinbelegung (LFCSP-20)

Wichtige Diagramme

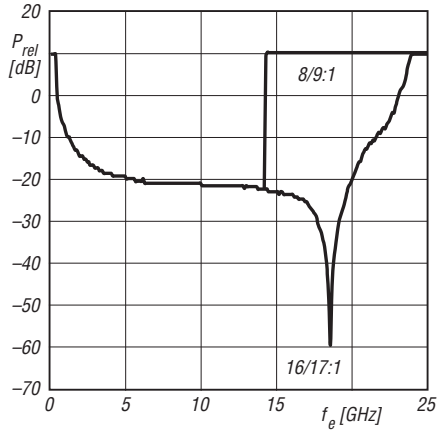


Bild 3: Empfindlichkeit P_{rel} des HF-Eingangs RFIN in Abhängigkeit von der Eingangsfrequenz f_e bei unterschiedlichen Verteilerverhältnissen

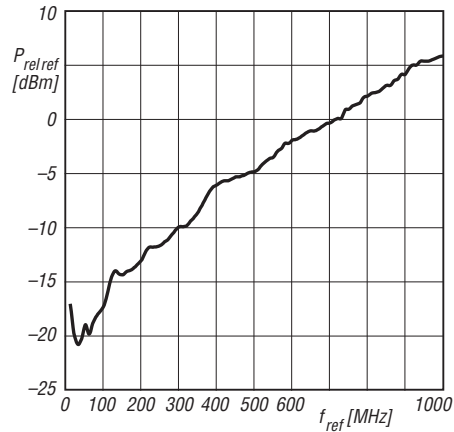


Bild 4: Empfindlichkeit $P_{rel/ref}$ des Referenzeingangs REFIN in Abhängigkeit von der Eingangsfrequenz f_{ref}

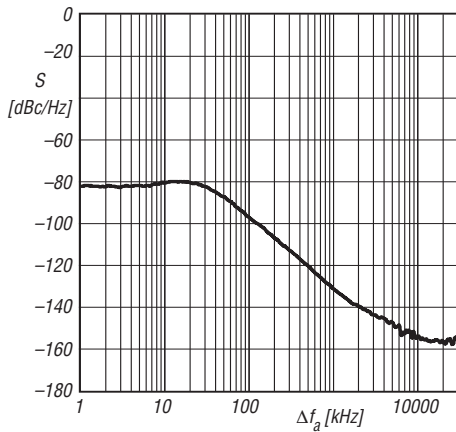


Bild 5: Phasenrauschen S des Ausgangssignals in Abhängigkeit vom Frequenzabstand Δf_a

Applikationsschaltung

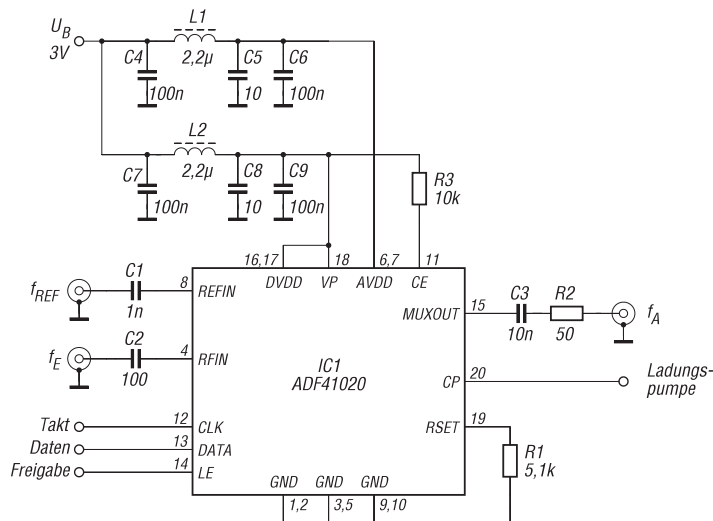


Bild 6: Einsatz des ADF41020 als Frequenzsynthesizer; die Teilverhältnisse des Verteilers für die Referenzfrequenz und des Dual-Modulus-Verteilers sind seriell über den Dreileiterbus durch einen externen Prozessor einstellbar.