

Ergänzung zum Beitrag „PLL-VFO“ in FA 1/06, S. 72 und 4/07, S. 414

Um den Frequenzbereich der PLL auf 48 bis 49 MHz zu erweitern, wurde der Abstimmbereich in zwei Abschnitte zu je 500 kHz aufgeteilt, d.h. von 48,0 MHz bis 48,5 MHz und von 48,5 MHz bis 49,0

MHz. Dazu werden im 2. Abwärtsmischer IC3 zwei Quarze mittels Dioden BA282 umgeschaltet. Im Bereich 48,0 bis 48,5 MHz schwingt der Quarz 5,915 MHz und im Bereich 48,5 bis 49 MHz der Quarz 6,4

MHz. Somit ergeben sich unterschiedliche Mischfrequenzen für den u/f-Umsetzer IC4 AD654JN, nämlich 85 kHz im oberen bzw. 100 kHz im unteren Abstimmbereich. Der genaue Abgleich wird nun mit den 20-Gang-Spindeltrimmern 1 k und 2 k vorgenommen. Die Umschaltung der Spannungsteiler erfolgt hier mittels Reed-Relais, welche in einer Stromsparschaltung 470 Ω/47µ arbeiten. DK3SP info (ät) Ceutatest.de

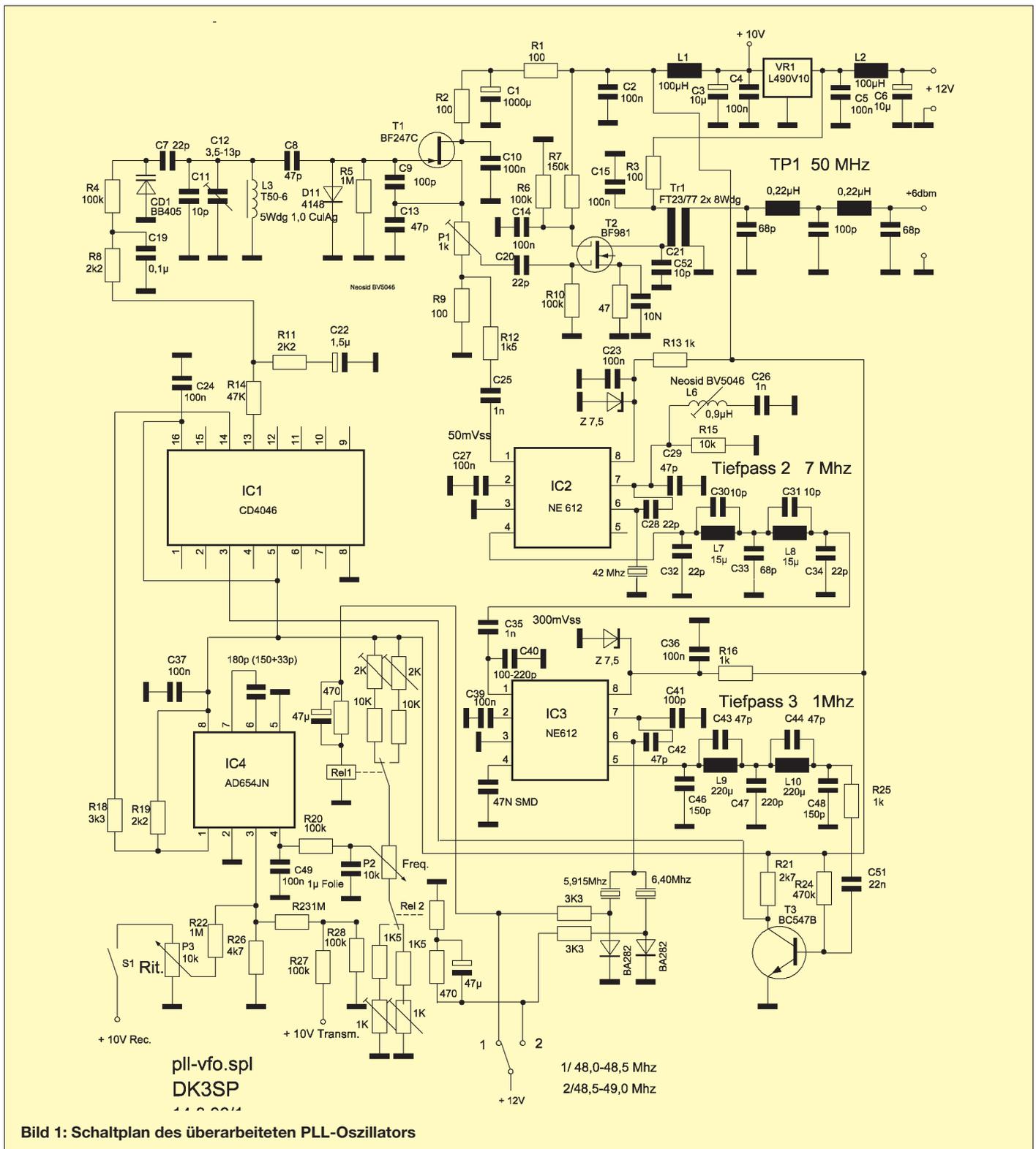


Bild 1: Schaltplan des überarbeiteten PLL-Oszillators

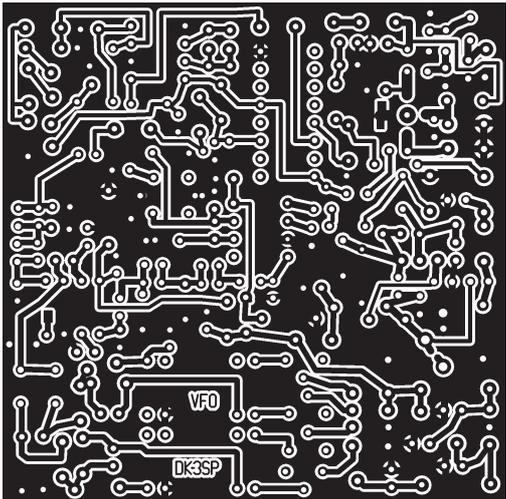


Bild 2:
Layout der Platine im Maßstab 1:1

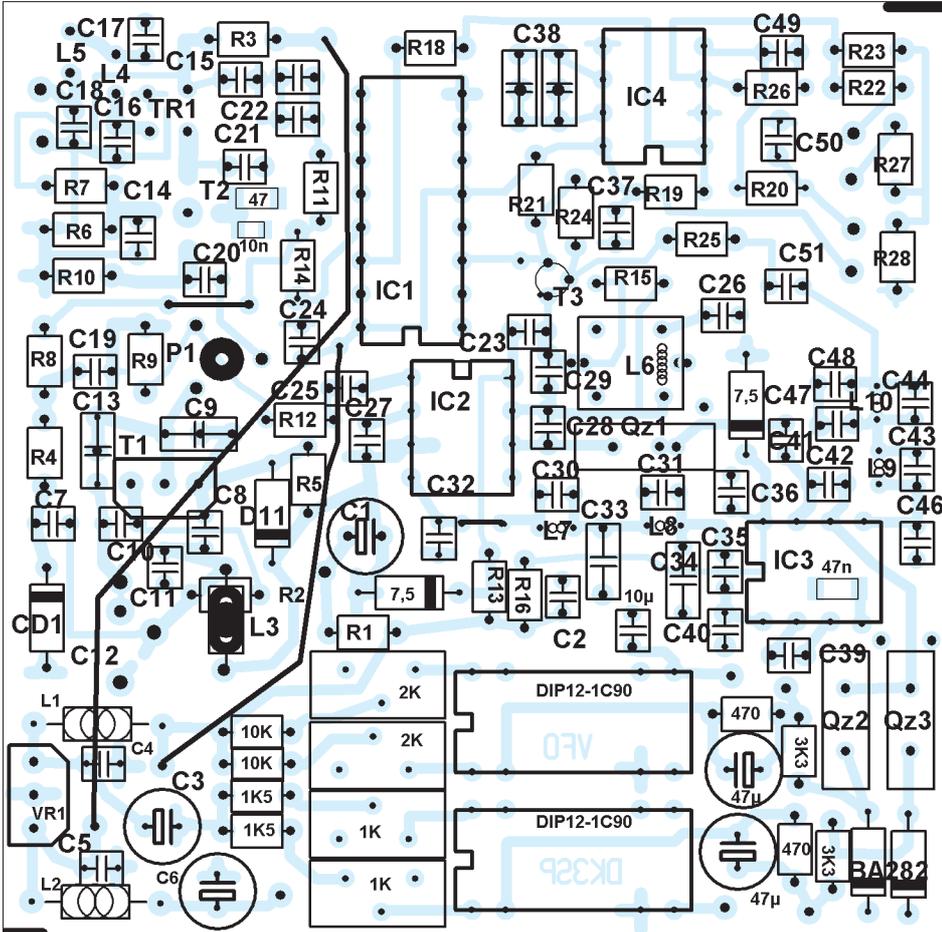


Bild 3:
Bestückungsplan im Maßstab 2:1