

8-Bit-Zweidraht-I/O-Port-Expander mit Reset

Grenzwerte

Parameter	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_{DD}	-0,3	6	V
Betriebsstrom	I_{DD}		180	mA
I/O-Spannung (als Eingänge)	U_{IO}	-0,3	$U_{DD}+0,3$	V
I/O-Spannung (als Eingang) SCL, SDA,	U_{O0}	-0,3	6	V
AD0, AD1, AD2, /RESET	U_{STRG}	-0,3	6	V
DC-Strom an I/O0	I_{IO0}		400	μ A
DC-Strom an I/O1...7	I_{IO}		50	mA
Verlustleistung ($T_B=70^\circ\text{C}$)				
16-Pin-TSSOP	P_V		457	mW
16-Pin-QSOP	P_V		667	mW
16-Pin-Thin-QFN	P_V		1349	mW
Betriebstemperaturbereich	T_B	-40	125	$^\circ\text{C}$
Lagertemperaturbereich	T_{stg}	-65	150	$^\circ\text{C}$
Löttemperatur (10 s)	T_{sld}		300	$^\circ\text{C}$

Kurzcharakteristik

- 400-kHz-Zweidraht-Interface
- Betriebsspannung 2,3 V bis 5,5 V
- geringer Standby-Strom von typisch 1,7 μ A
- Bus-Timeout für blockierungsfreien Betrieb
- 56 Slave-ID-Adressen
- Polaritätsinversion
- acht I/O-Pins (Default: auf Eingang programmiert beim Einschalten)
- 5-V-toleranter Open-Drain-Ausgang an I/O0
- 4 x 4 x 0,8 mm Thin-QFN-Gehäuse
- Betriebstemperatur -40 $^\circ\text{C}$ bis 125 $^\circ\text{C}$

Beschreibung

Der MAX7310 beinhaltet einen parallelen 8-Bit-I/O-Port-Expander für SMBus™- und I²C-kompatible Anwendungen. Er besteht aus einem Eingangs- und einem Ausgangsport-Register, einem Polaritätsinversions-Register, einem Konfigurations-Register, einem Bus-Timeout-Register und einem SMBus™/I²C-kompatiblen seriellen Interface.

Der System-Master kann durch Schreiboperationen in das Polaritätsinversions-Register (aktiv high) die Eingangsdaten invertieren. Der System-Master kann das Bus-Timeout durch Schreiboperationen in das Bus-Timeout-Register freigeben oder sperren. Jeder der acht I/O-Ports lässt sich als Eingang oder Ausgang konfigurieren. Ein Reset-Impuls (aktiv low) setzt die acht I/O-Pins als Eingänge zurück. Drei Adress-Select-Pins konfigurieren eine von 56 möglichen Slave-ID-Adressen.

Der MAX7310 ist erhältlich in 16-Pin-Thin-QFN-, TSSOP- und QSOP-Gehäusen.

Kennwerte ($U_{DD} = 3,3\text{ V}$; /RESET = U_{DD} ; $T_B = 25^\circ\text{C}$)

Parameter	Kurzzeichen	min.	typ.	max.	Einheit
Betriebsspannung	U_{DD}	2,3	5,5		V
Betriebsstrom (alle Ausgänge gleitend, alle Eingänge auf U_{DD} oder GND, $f_{SCL} = 400\text{ kHz}$) bei $U_{DD} = 3,3\text{ V}$	I_{DD}		29	40	μ A
Standby-Strom (alle Ausgänge gleitend, alle Eingänge auf U_{DD} oder GND, $f_{SCL} = 400\text{ kHz}$) bei $U_{DD} = 3,3\text{ V}$	I_{DD}		1,7	3,9	μ A
Power-On-Reset-Spannung	UPOR		1,6	2,1	V
Low-Level-Eingangsspannung	U_{ILOW}			0,8	V
High-Level-Eingangsspannung	U_{IHIGH}	2			V
Low-Level-Ausgangsstrom	I_{OLOW}	12,5	22		mA
High-Level-Ausgangsstrom	I_{OHIGH}	6,5	11		mA
Eingangsleckstrom	I_{ILCK}	-1		1	μ A
Eingangskapazität	C_I		10		pF

Blockschaltbild und Anschlussbelegung

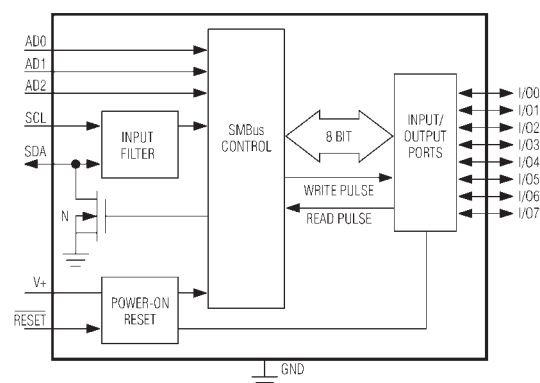


Bild 1: Blockschaltbild des MAX7310

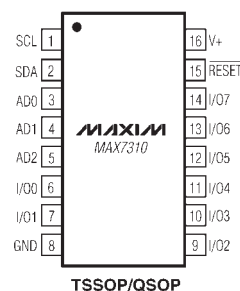
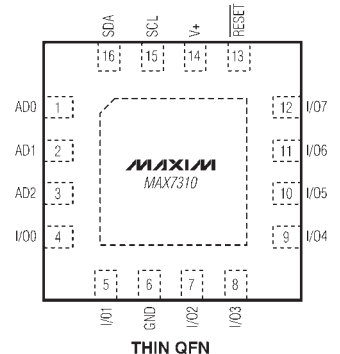
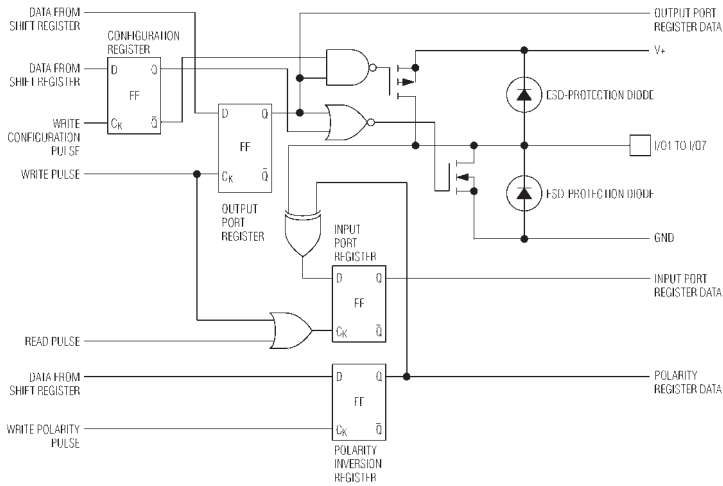


Bild 2: Pinbelegung



I/O-Funktionsdiagramm (vereinfacht)



Registeradressen

Adresse	Funktion	Byte-Protokoll
0x00	Input-Port-Register	Lesen
0x01	Output-Port-Register	Lesen/Schreiben
0x02	Polaritäts-Inversions-Register	Lesen/Schreiben
0x03	Konfigurations-Register	Lesen/Schreiben
0x04	Timeout-Register	Lesen/Schreiben
0xFF	Reserviertes Register	vom Hersteller reserviert. Nicht beschreiben!

Bild 3: Interne Verknüpfungslogik für die Durchschaltung der I/O-Signale

Wichtige Zeitdiagramme (Timing)

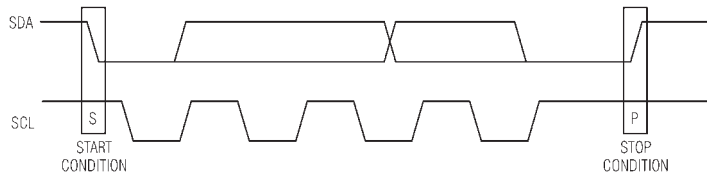


Bild 4: Start- und Stopppbedingung auf dem Zweidraht-Bus

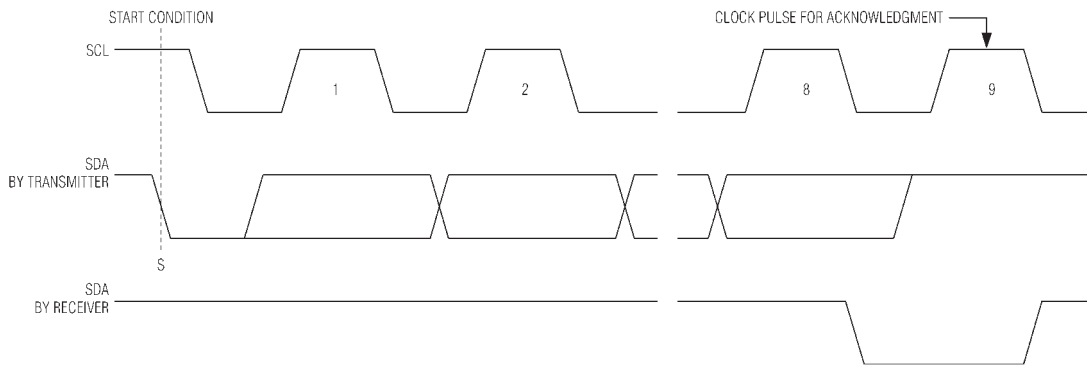


Bild 5: Taktdiagramm für das Signal zur Datenempfangsbestätigung (Acknowledge)

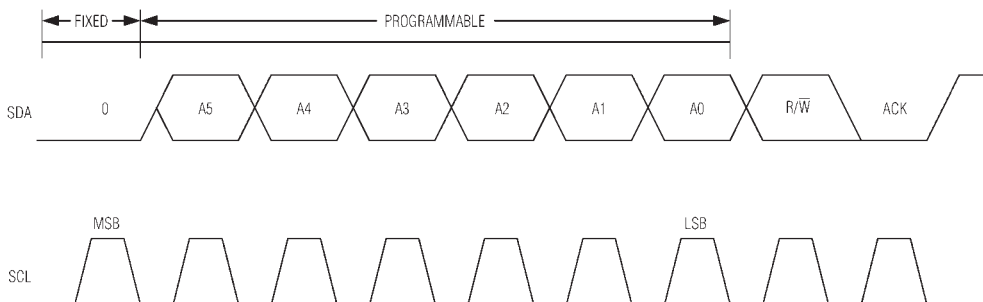


Bild 6: Adressierung der Slave-Adresse für die Busteilnehmer