

### Wichtige Diagramme

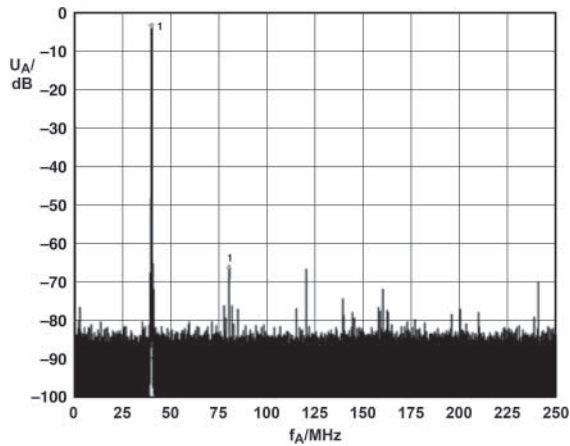


Bild 3: Spannung unerwünschter Ausgangsfrequenzen bei  $f_A = 40,1$  MHz; Bandbreite 250 MHz;  $f_{CLK} = 500$  MHz

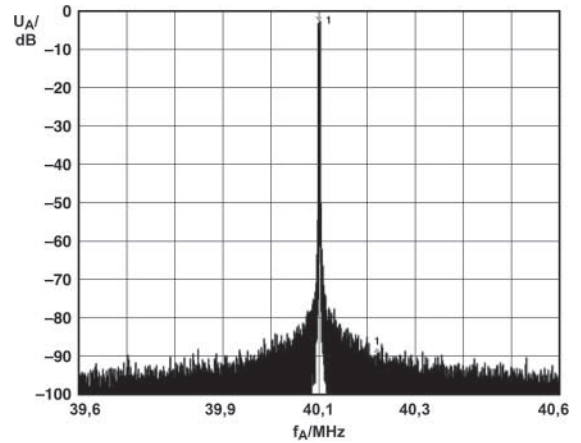


Bild 4: Spannung unerwünschter Ausgangsfrequenzen bei  $f_A = 40,1$  MHz; Bandbreite 1 MHz;  $f_{CLK} = 500$  MHz

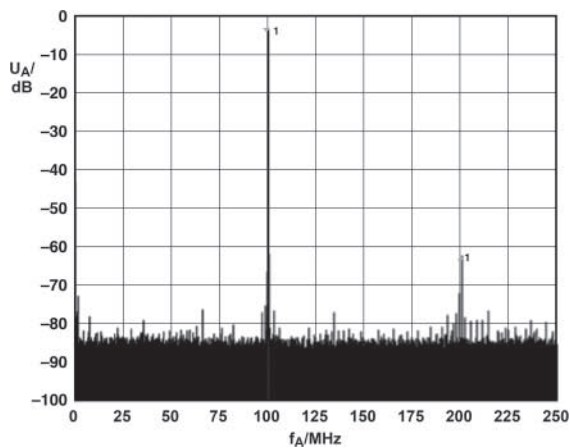


Bild 5: Spannung unerwünschter Ausgangsfrequenzen bei  $f_A = 100,3$  MHz; Bandbreite 250 MHz;  $f_{CLK} = 500$  MHz

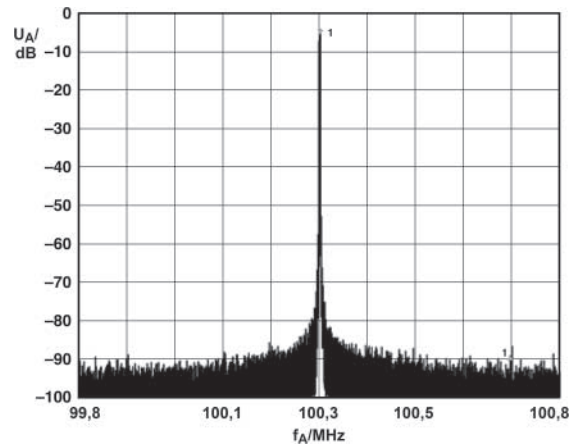


Bild 6: Spannung unerwünschter Ausgangsfrequenzen bei  $f_A = 100,3$  MHz; Bandbreite 1 MHz;  $f_{CLK} = 500$  MHz

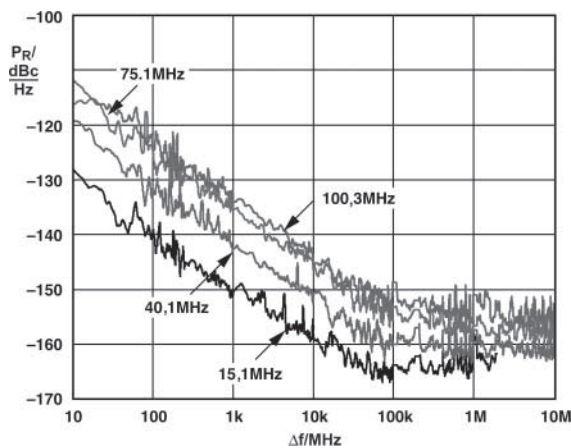


Bild 7: Phasenrauschen  $P_R$  in Abhängigkeit vom Abstand zu verschiedenen Ausgangsfrequenzen bei  $f_{CLK} = 500$  MHz und ausgeschaltetem Vervielfacher

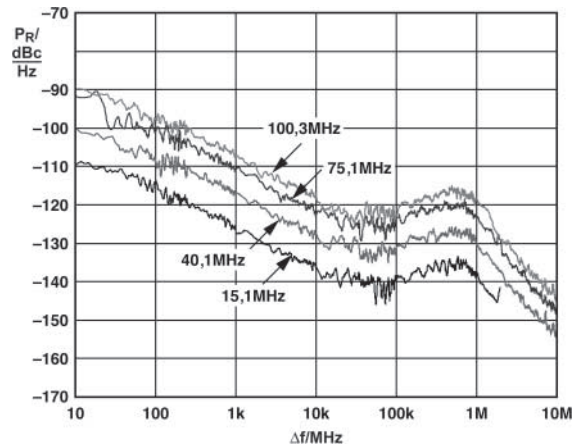


Bild 8: Phasenrauschen  $P_R$  in Abhängigkeit vom Abstand zu verschiedenen Ausgangsfrequenzen bei  $f_{CLK} = 500$  MHz und mit Vervielfacher 1:20

## Funktionen

### DDS-Kern

Der AD9958 beinhaltet zwei DDS-Kerne, von denen jeder einen Phasenakkumulator und einen Phase-zu-Amplituden-Konverter umfasst. Zusammen generieren diese Blöcke eine digitale Sinusschwingung, wenn der Phasenakkumulator getaktet wird und die dabei zur Anwendung kommenden Phasenschritte größer Null sind. Die Ausgangsfrequenz  $f_A$  ist eine Funktion des Systemtakts  $f_S$ , des Frequenzsteuerworts ( $0 \leq FTW < 2^{32}$ ) im Frequenzregister und der Kapazität des Phasenspeichers, die beim AD9958 einen Wert von  $2^{32}$  besitzt.

$$f_A = \frac{FTW \cdot f_S}{2^{32}}$$

Da beide Kanäle einen gemeinsamen Systemtakt benutzen, sind sie starr synchronisiert. Jeder Kanal kann für sich um eine über das Phasenoffsetwort ( $0 \leq POW < 2^{14}$ ) vorgegebene Phase verschoben werden. Der Ausgangswert des Phasenspeichers wird als Amplitude einer Kosinusfunktion interpretiert und zum D/A-Umsetzer geleitet.

### D/A-Umsetzer

Der AD9958 beinhaltet zwei 10-Bit-D/A-Umsetzer, deren Ausgangssignale entgegen den meisten anderen D/A-Umsetzern auf die analoge Betriebsspannung und nicht auf Masse bezogen sind. Dadurch sind an den Stromausgängen Widerstände zur Betriebsspannung oder angezapfte Übertrager erforderlich. Durch die beiden komplementären Anschlüsse jedes Ausgangs wird einerseits ein hoher Endwert des Ausgangsstroms erreicht als auch das Rauschen minimiert. Der Stromendwert  $I_A$  ist durch einen externen Widerstand  $R_{SET}$  am Anschluss DAC\_RSET nach Masse einstellbar.

$$R_{SET} = \frac{18,91}{I_A}$$

Maximal sind 15 mA möglich, wobei eine Begrenzung auf 10 mA die geringste Ausgangsspannung unerwünschter Ausgangsfrequenzen ergibt.

### Referenztakt

Der AD9958 unterstützt verschiedene Methoden zur Erzeugung des Systemtakts  $f_S$ . Er ist sowohl für die externe Ansteuerung mit einem hochfrequenten Takt  $f_{REFCLK}$  als auch für die Generierung des Systemtakts mithilfe eines internen Oszillators  $f_{OSC}$  ausgelegt. In beiden Varianten lässt sich der interne Vervielfacher der PLL ausschalten oder zwischen 1:4 bis 1:20 einstellen. Der Faktor M für die Vervielfältigung ist über das Funktionsregister 1 (FR1) einstellbar. Legt man CLK\_MODE\_SEL (Pin 24) auf H, so ist der interne Oszillator verfügbar. Dadurch kann der AD9958 direkt mit einem Quarz im Bereich von 20 bis 30 MHz betrieben werden. Im anderen Fall ist der Takt gleichstromfrei.

Am Ausgang SYNC\_CLK (Pin 54) steht der um den Faktor 4 geteilte Systemtakt zur Synchronisation mit weiteren ICs zur Verfügung.

Pin 24	Vervielfacher	Oszillator $f_S$	$f_A$ /MHz	
H	$4 \leq M \leq 20$	ein	$f_{OSC} \cdot M$	100...500
H	$M < 4, M > 20$	ein	$f_{OSC}$	20...30
L	$4 \leq M \leq 20$	aus	$f_{REFCLK} \cdot M$	100...500
L	$M < 4, M > 20$	aus	$f_{REFCLK}$	0...500

### Modulationsarten

Die Ausgangssignale des AD9958 können unabhängig voneinander ohne oder in der Phase, Frequenz bzw. Amplitude moduliert werden. Dabei ist eine Modulation in 2, 4, 8 oder 16 Stufen möglich, wobei die Eingänge PS0...PS3 des Betriebsartenregisters von der Anzahl her einige Kombinationen nicht zulassen. Zusätzlich lässt sich die Amplitude vor, während oder nach einer Modulationssequenz gleichmäßig verringern bzw. erhöhen und alternativ zur direkten Modulation die Phase, Frequenz oder Amplitude automatisch über einen bestimmten Bereich verändern.

### Serieller I/O-Anschluss

Der serielle Anschluss des AD9958 wurde zur flexiblen, synchronen Kommunikation mit Mikrocontrollern und Mikroprozessoren ausgelegt. Über das Interface ist der Zugriff auf alle Konfigurationsregister des DDS-ICs möglich. Von der Hardwareseite wird sowohl der Datenaustausch über einen Zwei- als auch Dreidrahtbus unterstützt. Außerdem ist es möglich, zwei bzw. vier Datenbits je Taktflanke zu übernehmen.

## Applikationsschaltung

