

16-Bit-Analog-Digital-Umsetzer mit 150 kps

Grenzwerte

Parameter	Kurzzeichen	min.	max.	Einheit
AV _{DD} zu AGND,				
DV _{DD} zu DGND	U _{AV,DV}	-0,3	6	V
AGND zu DGND	U _{ADGND}	-0,3	6	V
AIN zu AGND	U _{AINGND}		±16,5	V
CREF, REF zu AGND	U _{REFAGND}	-0,3	AV _{DD} +0,3	V
Digitaleingänge zu DGND	U _{indig}	-0,3	6	V
Digitalausgänge zu DGND	U _{outdig}	-0,3	DV _{DD} +0,3	V
Betriebstemperaturbereich				
MAX113_CAP	T _B	0	70	°C
MAX113_EAP	T _B	-40	85	°C
Speichertemperaturbereich	T _S	-60	150	°C

Kennwerte (AV_{DD} = DV_{DD} = 3,3 V ±5 %, fSCLK = 3,6 MHz, ext. Takt [50 % Zyklusweite], 24 Takte pro Umsetzung [150 kps], bipolarer Eingang, U_{REF} = 2,048 V, C_{REF} = 4,7 µF, C_{CREF} = 1 µF, T_A = T_{MIN} bis T_{MAX}, typ. T_A = 25 °C)

Parameter	Kurzzeichen	min.	typ.	max.	Einheit
Auflösung		16			Bits
relative Genauigkeit (bipolar)	INL		1	±2,5	LSB
differentielle Nichtlinearität	DNL	-1		1,75	LSB
Transientenrauschen			1,5		LSB _{RMS}
Offsetfehler:					
unipolar	e _u			±4	mV
bipolar	e _b			±6	mV
Offsetdrift (uni- und bipolar)			±1		ppm/°C

Dynamik

SINAD bei:

f _{in} = 5 kHz		80	84		dB
f _{in} = 75 kHz			83		dB
Signal-Rausch-Verhältnis bei:	SNR		1,1		GHz
f _{in} = 5 kHz		80	84		dB
f _{in} = 75 kHz			83		dB
Klirrfaktor bei:					
f _{in} = 5 kHz			-100	-90	dB
f _{in} = 75 kHz			-93		dB
Dynamikumfang bei:					
	SFDR		90		MHz
f _{in} = 5 kHz		92	105		dB
f _{in} = 75 kHz			97		dB

Analogeingang

Eingangsbereich:

MAX1134 unipolar	U _{iu}	0		+6	V
MAX1134 bipolar	U _{ib}	-6		+6	V
MAX1135 unipolar	U _{iu}			+2,048	V
MAX1135 bipolar	U _{ib}	-2,048		+2,048	V
Eingangswiderstand					
MAX1134 unipolar	R _i		7,5	10,5	kΩ
MAX1134 bipolar	R _i		5,9	8,4	kΩ
MAX1135 unipolar	R _i		100	1000	kΩ
MAX1135 bipolar	R _i		3,4	5,3	kΩ

Digitaleingang

Eingangsspegel High	U _{ih}		2,4		V
Eingangsspegel Low	U _{il}			0,8	V
Eingangsleckstrom bei					
U _{in} = 0 oder DV _{DD}	U _{ileck}		-1	1	µA

Kurzcharakteristik

- 150 Kilosamples/s (bipolar) und 125 Kilosamples/s (unipolar)
- 16 Bit Auflösung ohne überzählige Kodierungen
- -100 dB Klirrfaktor
- 3,3 V Betriebsspannung
- geringe Stromaufnahme
- softwarekonfigurierbare uni- und bipolare Eingangsspannungsbereiche
- interne und externe Taktung
- 20-Pin-SSOP-Gehäuse

Beschreibung

Bei den Schaltkreistypen MAX1134 und MAX1135 handelt es sich um 16-Bit-ADCs mit einer Abtastrate von 150 Kilosamples/s. Die seriellen Interfaces sind SPI-, QSPI- und MICROWIRE-kompatibel. Die ICs kombinieren ein skalierendes Eingangsnetzwerk mit interner Track/Hold-Schaltung, Taktung und drei allgemein verwendbaren digitalen Ausgangs-Pins in einem 20-Pin-SSOP-Gehäuse.

Die exzellenten Dynamikeigenschaften (Klirrfaktor ≥90 dB), die hohe Abtastrate (150 kps im Bipolarmodus) und die geringe Stromaufnahme (8 mA) machen diese ADCs ideal für Anwendungen in der industriellen Prozeßsteuerung, zur Instrumentierung oder für medizinische Anwendungen.

Ein serieller Strobe-Ausgang (SSTRB) erlaubt den direkten Anschluß an digitale Signalprozessoren der TMS320-Serie.

Anschlußbelegung

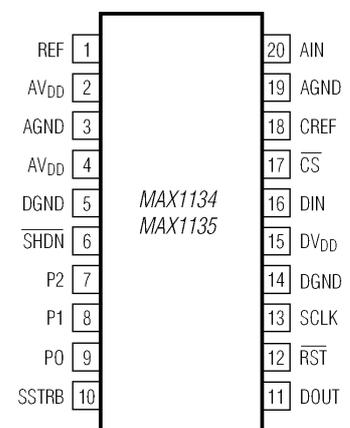


Bild 1: Pinbelegung (Draufsicht) des ICs im SSOP-Gehäuse

Blockschaltbild

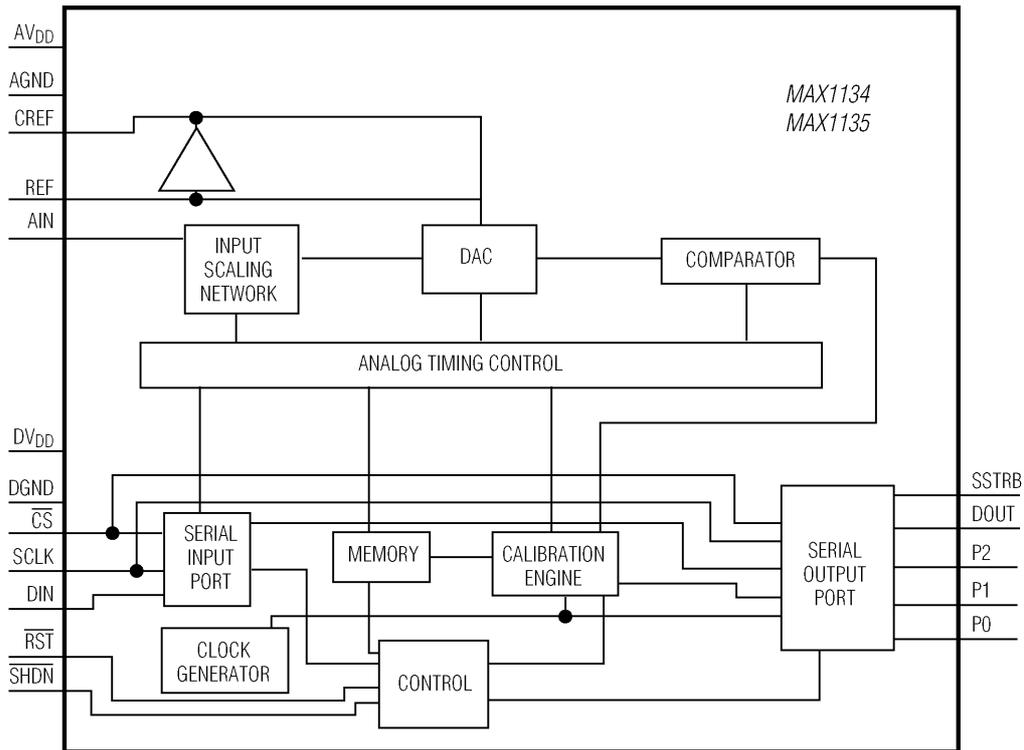


Bild 2: Prinzipielle Innenschaltung des Analog-Digital-Umsetzer-Schaltkreises MAX1134/1135

Pinbeschreibung

Pin	Name	Funktion
1	REF	ADC-Referenzeingang. Eine 2,048-V-Referenzquelle ist an REF anzuschließen nebst Bypass mit einem 4,7- μ F-C nach AGND
2	AV _{DD}	Analogbetriebsspannungsversorgung (Pin 4)
3	AGND	Analogmasse, primäre Masse
4	AV _{DD}	Analogversorgung 3,3 V. Bypass mit 0,1 μ F-C nach AGND (Pin 3)
5	DGND	Digitalmasse
6	/SHDN	Shutdown-Steuereingang
7	P2	anwenderprogrammierbarer Ausgang 2
8	P1	anwenderprogrammierbarer Ausgang 1
9	P0	anwenderprogrammierbarer Ausgang 0
10	SSTRB	serieller Strobe-Ausgang. Im internen Taktmodus wird SSTRB Low, wenn der ADC mit der Umsetzung beginnt und wird High, wenn die Umsetzung beendet ist. Im externen Taktmodus pulsiert SSTRB für 1 Takt High vor Erscheinen des MSB. Das Pin ist hochohmig, wenn /CS im externen Taktmodus High ist.
11	DOUT	serieller Datenausgang, MSB zuerst
12	/RST	Reset-Eingang
13	SCLK	serieller Datentakteingang
14	DGND	Digitalmasse (mit Pin 5 verbinden)
15	DV _{DD}	Digitalversorgung 3,3 V. Bypass DV _{DD} nach DGND mit 0,1 μ F-C
16	DIN	serieller Dateneingang
17	/CS	Chip-Select-Eingang
18	CREF	Referenzpuffer-Bypass. Bypass von CREF nach AGND (Pin 3) mit 0,1- μ F-C
19	AGND	Analogmasse (mit Pin 3 verbinden)
20	AIN	Analogeingang

Typische Applikationsschaltung

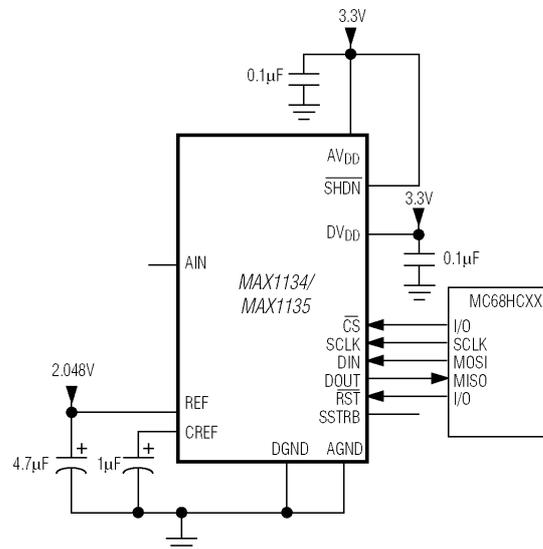


Bild 3: Der ADC arbeitet mit seinem seriellen Interface direkt mit diversen Mikroprozessoren zusammen.