

Seriell programmierbarer Festfrequenzoszillator

Grenzwerte

Parameter	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_B	-0,5	3,8	V
Eingangsspannung	U_E	-0,5	$U_B+0,3$	V
Löttemperatur	$\vartheta_{Löt}$		260	°C
Lötdauer bei $\vartheta_{Löt}$	$t_{Löt}$		20 ... 40	s
Lagertemperatur	ϑ_{Lag}	-55	125	°C

Kennwerte ($\vartheta_B = -40...+85\text{ °C}$)

Parameter	Kurzzeichen	min.	typ.	max.	Einheit
-----------	-------------	------	------	------	---------

Spannungsversorgung

Betriebsspannung					
bei 1,8-V-Typen	U_B	1,71	1,8	1,89	V
bei 2,5-V-Typen	U_B	2,25	2,5	2,75	V
bei 3,3-V-Typen	U_B	2,97	3,3	3,63	V

Betriebsstrom (Ausgang freigegeben)

bei LVPECL-Ausgang	I_B		120	130	mA
bei CML-Ausgang	I_B		108	117	mA
bei LVDS-Ausgang	I_B		99	108	mA
bei CMOS-Ausgang	I_B		90	98	mA

Betriebsstrom

im Tri-State-Mode	I_B		60	75	mA
-------------------	-------	--	----	----	----

Ausgangsfreigabe

High-Pegel	U_{OEH}	$0,75 \cdot U_B$			V
Low-Pegel	U_{OEL}			0,5	V
Betriebstemperatur	ϑ_B	-40		85	°C

Steuereingang V_C (nur bei Si571)

Steuerspannung	U_{VC}	0		U_B	V
Steuerspannung					
bei Nennausgangsfrequenz	U_{VCn}		$0,5 \cdot U_B$		V
Abstimmrampe entsprechend IC-Typ					
bei $U_{VC} = 0,1 \dots 0,9 \cdot U_B$		33		365	ppm/V
Linearität					
bei $U_{VC} = 0,1 \dots 0,9 \cdot U_B$	ΔU_{VC}	-10	± 5	10	%
Modulationsbandbreite	f_M	9,3	10,0	10,7	kHz
Eingangsimpedanz	Z_{VC}		500		k Ω

Blockschaltbild

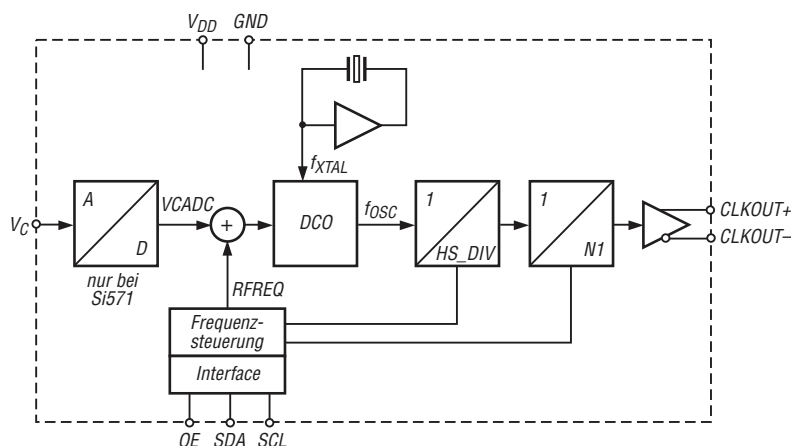


Bild 1: Blockschaltbild des Si570/Si571

Kurzcharakteristik

- Betriebsspannung 1,8 V, 2,5 V oder 3,3 V, je nach Typ
- serielle Einstellung der Frequenz via I²C-Bus
- Si571 zusätzlich mit Eingang zur Änderung der Ausgangsfrequenz über angelegte Steuerspannung
- interner Quarzoszillator garantiert hohe Betriebssicherheit und geringe Alterung
- Bleifrei, RoHS-konform
- verfügbar mit LVPECL-, LVDS-, CML- oder CMOS-Ausgang
- im achtpoligen SMD-Gehäuse verfügbar (5 mm × 7 mm)



Bild 2: Ansicht des Si570

Hersteller

Silicon Laboratories Inc., 400 West Cesar Chavez, Austin, TX 78701, USA, www.silabs.com

Bezugsquelle

FA-Leserservice

Anschlussbelegung

- Pin 1: nicht belegt (NC) bei Si570, Steuerspannung (V_C) bei Si571
- Pin 2: Ausgangsfreigabe (OE)
- Pin 3: Masse (GND)
- Pin 4: Oszillatorkausgang (CLKOUT+)
- Pin 5: komplementärer Oszillatorkausgang (CLKOUT-), nicht belegt (NC) bei CMOS-Typen
- Pin 6: Betriebsspannung (VDD)
- Pin 7: serielle Daten (SDA)
- Pin 8: serieller Takt (SCL)

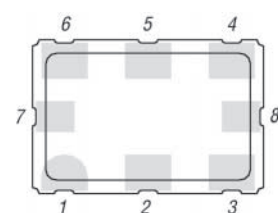


Bild 3: Pinbelegung (SMD)

Kennwerte (Fortsetzung)

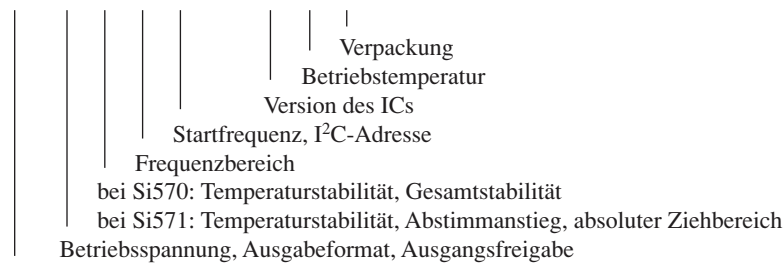
Parameter	Kurzzeichen	min.	typ.	max.	Einheit
Ausgang					
Frequenzbereich					
bei LVPECL/LVDS/CML-Typ	f_A	10		945	MHz
bei LVPECL/LVDS/CML-Typ	f_A	970		1134	MHz
bei LVPECL/LVDS/CML-Typ	f_A	1213		1417	MHz
bei CMOS-Typ	f_A	10		160	MHz
Temperaturstabilität ¹⁾					
bei $\vartheta_B = -40 \dots 85 \text{ °C}$	Δf_A	-20...-100		20...100	ppm
Alterung im ersten Jahr	Δf_A			±3	ppm
in 15 Jahren	Δf_A			±10	ppm
Absoluter Ziehbereich (Si571) ¹⁾	Δf_A	±25		±375	ppm
Zeit zwischen Einschalten des ICs bzw. Verlassen des Tri-State-Modes und gültiger Ausgangsfrequenz					
	t_S			10	ms
Einstellzeit nach Frequenzänderung					
bei $ \Delta f_A < 100 \text{ ppm}$	t_{Δ}			100	µs
bei $ \Delta f_A > 100 \text{ ppm}$	t_{Δ}	-40		10	ms
Ausgangspegel					
bei LVPECL-Ausgang	U_{ASS}	1,1		1,9	V
bei LVDS-Ausgang	U_{ASS}	0,5	0,7	0,9	V
bei CML-Ausgang	U_{ASS}	0,7	0,95	1,2	V
bei CMOS-Ausgang	U_{AH}	$0,5 \cdot U_B$		U_B	V
Symmetrie		45		55	%
Phasenrauschen (Si570, LVDS-Ausgang, $f_A = 120 \text{ MHz}$)					
bei Offset 100 Hz	P_{NP}		-112		dBc/Hz
Offset 1 kHz	P_{NP}		-122		dBc/Hz
Offset 10 kHz	P_{NP}		-132		dBc/Hz
Offset 100 kHz	P_{NP}		-137		dBc/Hz
Offset 1 MHz	P_{NP}		-144		dBc/Hz
Offset 10 MHz	P_{NP}		-150		dBc/Hz

¹⁾ entsprechend IC-Spezifikation

Schaltkreisvarianten

Der Si570/Si571 erhält im Herstellungsprozess die gewünschten Eigenschaften, die in der Bestell-Nummer codiert sind.

57x X X X 000000 X X X



570 seriell programmierbarer XO

571 seriell programmierbarer VCXO

Die Generierung der Bestell-Nummer ist auf [1] möglich.

Applikationsschaltung

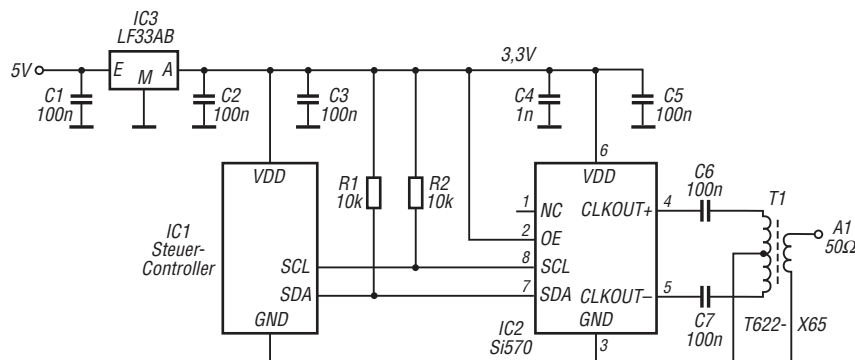


Bild 4: Einsatz eines Si570 in der Bauform LVDS für die Ausgabe einer festen Frequenz von 10 bis 200 MHz

Beschreibung

Der Si570 und der Si571 sind seriell programmierbare Quarzoszillatoren, die auf der digitalen Signalverarbeitung basierende PLL-Schleifen (engl.: digital signal processing based phase-locked, DSPLL) benutzen, um ein Ausgangssignal mit geringem Phasenrauschen bei beliebigen Frequenzen zu erzeugen. Beide Schaltkreise können für jede Ausgangsfrequenz im Bereich von 10 bis 945 MHz und ausgewählte Frequenzen im Bereich bis 1400 MHz hergestellt werden. Die Einstellaufösung beträgt $< 10^{-9}$.

Der Si570/Si571 nutzt für alle Ausgangsfrequenzen nur einen Quarz. Die IC-basierte Methode der Quarzbenutzung ergibt eine außergewöhnliche Frequenzstabilität und Betriebssicherheit. Zusätzlich wird durch die DSPLL-Technologie ein geringes Phasenrauschen des Ausgangstakts erreicht. Als variabler Frequenzoszillator (VFO) sind beide ICs nicht einsetzbar, da die Einschwingzeiten zu groß sind und Abstimmgeräusche auftreten.

Die Übertragung der Steuerworte an den Si570/Si571 erfolgt über einen I²C-Bus.

Literatur

- [1] Silicon Laboratories: XO/VCXO Part Number Selector. www.silabs.com/VCXOPartNumber
- [2] Baier, T., DG8SAQ: Minimalistischer hochwertiger Synthesizer mit USB-Steuerung. FUNKAMATEUR 57 (2008) H. 6, S. 622–624
- [3] Thomsen, A.; Huang, Y.; Hein, J. P.; Wei, D. C.: Voltage Controlled Clock Synthesizer. United State Patent US 7,288,998 B2. www.pat2pdf.org → Enter Number(s) → 7288998