

DDS – direkte digitale Signalerzeugung (2)

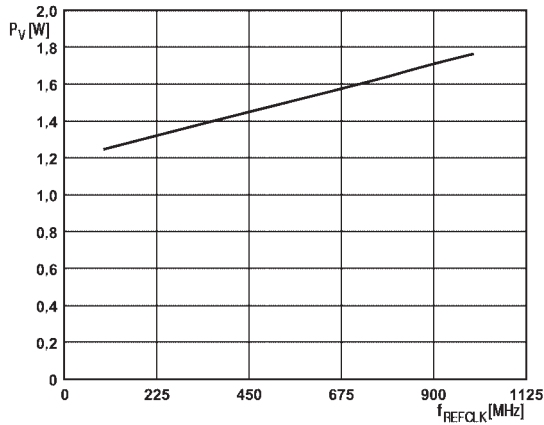


Bild 3: Verlustleistung P_V in Abhängigkeit vom Referenztakt f_{REFCLK}

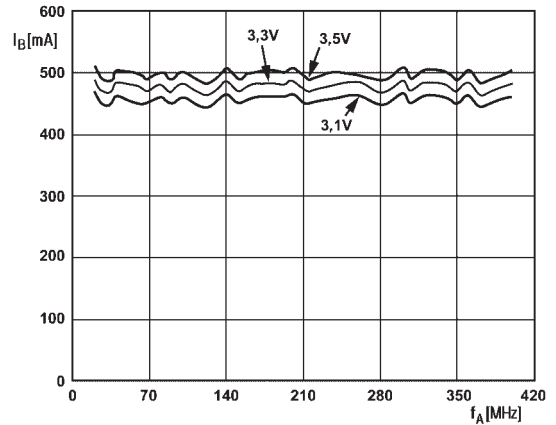


Bild 4: Betriebsstrom I_B in Abhängigkeit von der Ausgangsfrequenz f_{OUT} bei $f_{REFCLK} = 1$ GHz und unterschiedlichen Betriebsspannungen U_B

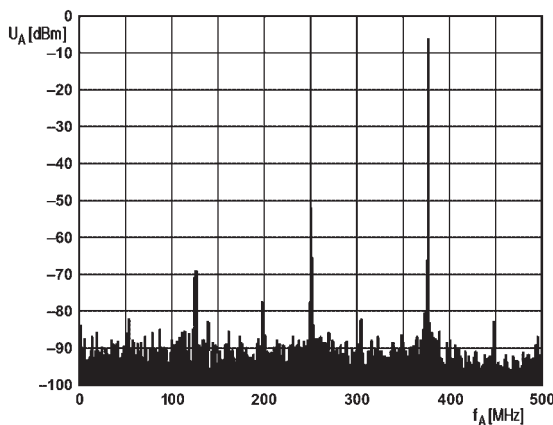


Bild 5: Spannung unerwünschter Ausgangsfrequenzen bei $f_{OUT} = 375$ MHz; Bandbreite 500 MHz

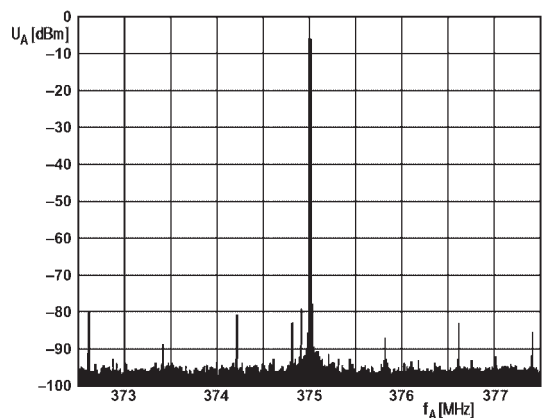


Bild 6: Spannung unerwünschter Ausgangsfrequenzen bei $f_{OUT} = 375$ MHz; Bandbreite 1 MHz

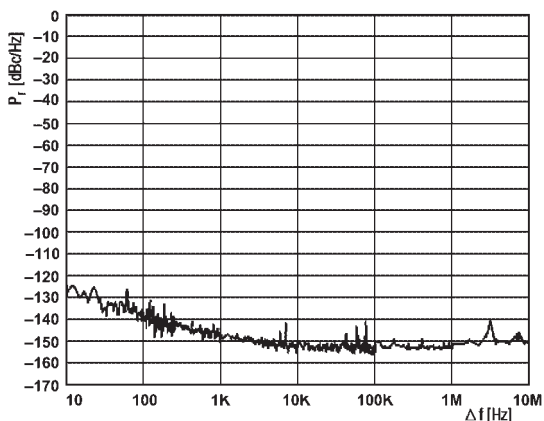


Bild 7: Phasenrauschen P_r in Abhängigkeit vom Abstand zu $f_{OUT} = 103$ MHz bei $f_{REFCLK} = 1$ GHz

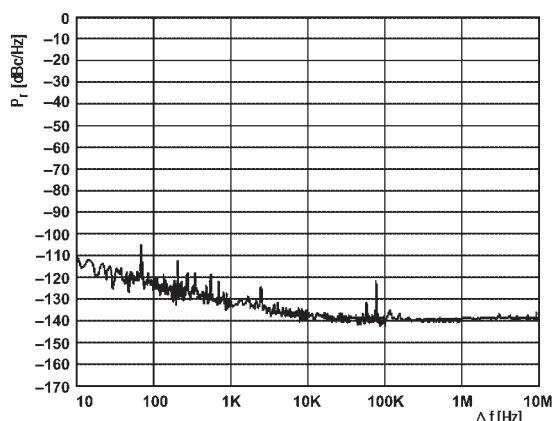


Bild 8: Phasenrauschen P_r in Abhängigkeit vom Abstand zu $f_{OUT} = 403$ MHz bei $f_{REFCLK} = 1$ GHz

Funktion

Die Programmierung des AD9858 erfolgt in zwei Stufen. In einem Schreibprozess sendet man zuerst Daten über den parallelen oder seriellen Port zum I/O-Puffer. Die dabei übertragenen Informationen über die auszugebende Frequenz werden erst dann von der DDS-Schaltung berücksichtigt, wenn sie in die Register übertragen wurden. Durch das Umschalten des FUD-Anschlusses oder der Änderung eines der Profilanhschlüsse lassen sich alle Register mit den neuen Werten aktualisieren.

I/O-Anschlüsse

Das I/O-Interface kann sowohl im parallelen als auch im seriellen Mode betrieben werden. Die Auswahl erfolgt über den Anschluss SPSELECT (Low – seriell, High – parallel). Die Möglichkeit, die Register auszulesen, ist in beiden Modi gegeben.

Paralleler Programmiermodus

In diesem Modus fungieren die Pins des I/O-Ports als bidirektionale Datenanschlüsse (D7 bis D0), sechs Adressanschlüsse (ADDR5 bis ADDR0) und jeweils ein Lese- (/RD) und ein Schreibanschluss (/WR).

Ein Register wird durch die in der Registerkarte definierte Adresskombination angesprochen, wobei ein kurzer Impuls an /RD oder /WR die Operation als Lese- oder Schreibzugriff charakterisiert.

Serieller Programmiermodus

Wählt man diesen Modus, arbeiten die Pins des I/O-Ports als Schaltkreisauswahl (/CS), serieller Taktanschluss (SCLK), Resetanschluss (RESET) sowie zwei Datenanschlüsse SDIO und SDO. Durch die Anzahl der benutzten Pins ist sowohl die Realisierung eines Dreidraht- als auch eines Zweidrahtbetriebs möglich.

Die Übertragung im seriellen Modus läuft in zwei Phasen ab: dem Empfangen des Befehlsbytes und der Bytes zum Setzen der Register.

Bitfunktion im Befehlsbyte
D7: Low – Schreiben, High – Lesen
D6: nicht benutzt
D5...D0: Adresse des Registers

Beide Phasen der seriellen Übertragung erfordern einen anliegenden seriellen Takt zur Durchführung. Die ansteigende Flanke des Takts überträgt die seriellen Daten in den Schaltkreis, die abfallende Flanke überträgt die ausgesendeten Daten zur Steuerung.

Über die Schaltkreisauswahl /CS ist ein Deaktivieren der Anschlüsse SDO und SDIO möglich – sie weisen dann eine hohe Impedanz auf. Geht die Synchronisation zwischen Steuerung und AD 9858 verloren, so erlaubt der Anschluss IORESET ein erneutes Einrasten auf die seriellen Daten. Die im letzten gültigen Zyklus übertragenen Daten bleiben dabei erhalten.

Registerkarte (seriell/parallel)

Steuerfunktion	0x00/0x00...0x03
Frequenzerhöhung	0x01/0x04...0x7
Anstiegsrate	x02/0x08...0x09
Frequenzabstimmung Byte 0	0x03/0x0A...0x0D
Phasenooffset Byte 0	0x04/0x0E...0x0F
Frequenzabstimmung Byte 1	0x05/0x10...0x13
Phasenooffset Byte 1	0x06/0x14...0x15
Frequenzabstimmung Byte 2	0x07/0x16...0x19
Phasenooffset Byte 2	0x08/0x1A...0x1B
Frequenzabstimmung Byte 3	0x09/0x1C...0x1F
Phasenooffset Byte 3	0x0A/0x20...0x21
Reserviert	0x0B/0x22...0x23

Applikationsschaltung

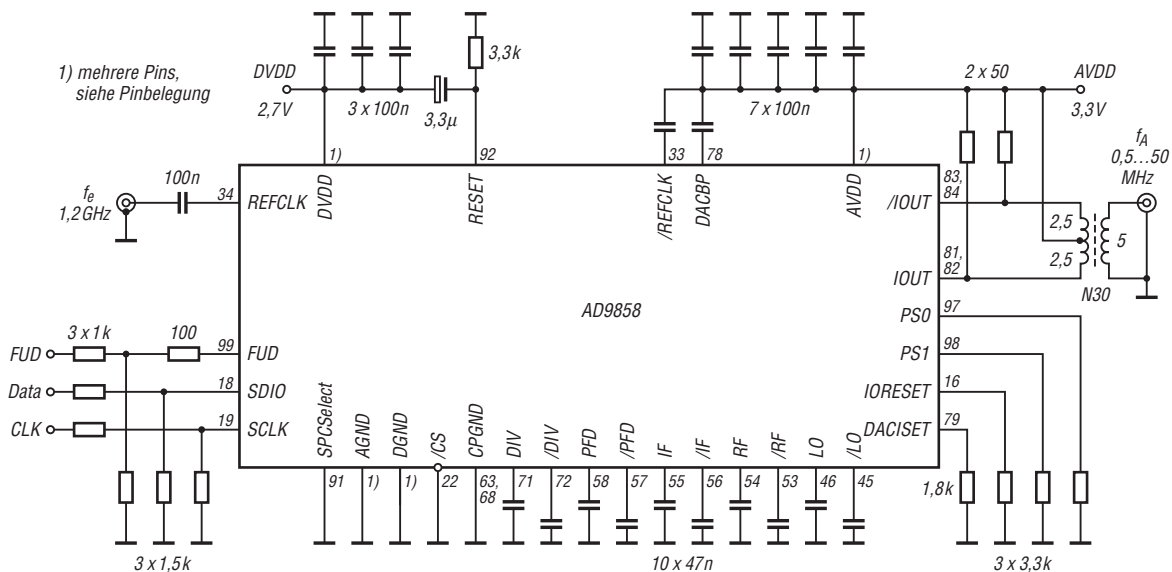


Bild 9: Frequenzsynthese für den Bereich von 0,5 bis 500 MHz mit serieller Steuerung