

## P-Kanal-Leistungs-MOSFETs mit niedrigen Einschaltwiderständen

**Kennwerte** ( $\vartheta_G = 25\text{ °C}$ )

Bezeichnung	$U_{DSmax}$ [V]	$R_{DS(on)max}$ [mΩ] @ $I_D$		$I_{Dmax}$ [A]	$P_V$ [W]	$Q_G$ [nC]	Gehäuse	Status
		$U_{GS} = 4,5V$	$U_{GS} = 10V$					
STD10P6F6	-60		160 @ -5 A	-10	35	6,4	DPAK	
STD10P10F6	-100		180 @ -5 A	-10	40	16,5	DPAK	
STD15P6F6AG	-60		160 @ -5 A	-10	35	6,4	DPAK	
STD26P3LLH6	-30	45 @ -6 A	30 @ -6 A	-24	40	12	DPAK	
STD28P3LLH6AG	-30	50 @ -6 A	30 @ -6 A	-12	33	29	DPAK	
STD35P6LLF6	-60	36 @ -1,75 A	28 @ -17,5 A	-35	70	30	DPAK	
STD36P4LLF6	-40	29 @ -18 A	20,5 @ -18 A	-36	60	22	DPAK	
STD37P3H6AG	-30		15 @ -25 A	-49	60	30,6	DPAK	X)
STD40P3LLH6	-30	22,5 @ -20 A	15 @ -20 A	-40	60	24	DPAK	X)
STD40P8F6AG	-80		28 @ -20 A	-40	100	73	DPAK	
STD45P4LLF6AG	-40	20 @ -25 A	15 @ -25 A	-50	58	65,5	DPAK	
STD46P4LLF6	-40	20 @ -23 A	15 @ -23 A	-46	70	34	DPAK	
STD52P3LLH6	-30	17 @ -26 A	12 @ -26 A	-52	70	33	DPAK	
STD95P3LLH6AG	-30	9,7 @ -40 A	6,9 @ -40 A	-80	104	113	DPAK	
STF10P6F6	-60		160 @ -5 A	-10	20	6,4	TO-220	X)
STL4P3LLH6	-30	90 @ -2 A	56 @ -2 A	-4	2,4	6	PowerFLAT 2x2	
STL6P3LLH6	-30	50 @ -3 A	30 @ -3 A	-6	2,9	12	PowerFLAT 3x3	
STL8P4LLF6	-40	29 @ -4 A	20,5 @ -4 A	-8	2,9	22	PowerFLAT 3x3	
STL9P3LLH6	-30	22,5 @ -4,5 A	15 @ -4,5 A	-9	3	24	PowerFLAT 3x3	
STL12P6F6	-60		160 @ -1,5 A	-12	4,8	6,4	PowerFLAT 5x6	
STL30P3LLH6	-30	40 @ -4,5 A	30 @ -4,5 A	-30	4,8	12	PowerFLAT 5x6	
STL42P4LLF6	-40	26 @ -5 A	18 @ -5 A	-42	75	22	PowerFLAT 5x6	
STL42P6LLF6	-60	34 @ -4,5 A	26 @ -4,5 A	-42	100	30	PowerFLAT 5x6	
STL45P3LLH6	-30	19,5 @ -6 A	13 @ -6 A	-45	75	24	PowerFLAT 5x6	
STL60P4LLF6	-40	19 @ -6,5 A	14 @ -6,5 A	-60	100	34	PowerFLAT 5x6	
STL62P3LLH6	-30	16 @ -7 A	10,5 @ -7 A	-62	100	33	PowerFLAT 5x6	
STN3P6F6	-60		160 @ -1,5 A	-3	2,6	6,4	SOT-223	
STN3P10F6	-100		180 @ -1,5 A	-3	3,3	16,5	SOT-223	
STP10P6F6	-60		160 @ -5 A	-10	30	6,4	TO-220	
STP52P3LLH6	-30	12 @ -26 A	17 @ -26 A	-52	70	33	TO-220	
STR2P3LLH6	-30	90 @ -1 A	56 @ -1 A	-2	0,35	6	SOT-23	
STS5P3LLH6	-30	90 @ -2,5 A	56 @ -2,5 A	-5	2,7	6	SO-8	
STS6P3LLH6	-30	50 @ -3 A	30 @ -3 A	-6	2,7	12	SO-8	
STS7P4LLF6	-40	29 @ -3,5 A	20,5 @ -3,5 A	-7	2,7	22	SO-8	
STS9P3LLH6	-30	22,5 @ -4,5 A	15 @ -4,5 A	-9	2,7	24	SO-8	
STS10P3LLH6	-30	17 @ -5 A	12 @ -5 A	-12,5	2,7	33	SO-8	
STS10P4LLF6	-40	15 @ -3 A	20 @ -3 A	-10	2,7	34	SO-8	
STT4P3LLH6	-30	90 @ -2 A	56 @ -2 A	-4	1,6	6	SOT-23-6	
STT4P3LLH6	-30	90 @ -2 A	56 @ -2 A	-4	1,6	6	SOT-23-6	

X) nicht für Neuentwicklungen

$R_{DS(on)max}$ : maximaler Einschaltwiderstand

$I_{Dmax}$ : maximaler Drain-Strom

$P_V$ : maximale Gesamtverlustleistung

$Q_G$ : Gate-Ladung

$U_{DSmax}$ : Drain-Source-Durchbruchspannung

### Schaltbild



**Bild 1: Schaltbild der P-Kanal-Leistungs-MOSFETs**

### Beschreibung

Die P-Kanal-Leistungs-MOSFETs der Serien STD, STF, STL, STN, STP, STS und STT weisen niedrige Einschalt- bzw. Durchgangswiderstände  $R_{DS(on)}$  auf. Dadurch entstehen bei ihrer Verwendung als elektronische Schalter selbst bei hohen Stromstärken nur geringe Verlustleistungen.

### Hersteller

ST Microelectronics, [www.st.com](http://www.st.com)

### Bezugsquellen

Digi-Key Electronics, [www.digikey.de](http://www.digikey.de)

Farnell Deutschland, [www.farnell.de](http://www.farnell.de)

Mouser Electronics, [www.mouser.de](http://www.mouser.de)

### Anschlussbelegung DPAK

Pin 1: Gate (G)  
 Pin 2, 4: Drain (D)  
 Pin 3: Source (S)

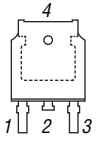


Bild 2: Pinbelegung (DPAK)

### Anschlussbelegung SO-8

Pin 1, 2, 3: Source (S)  
 Pin 4: Gate (G)  
 Pin 5, 6, 7, 8: Drain (D)

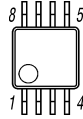


Bild 3: Pinbelegung (SO-8)

### Anschlussbelegung TO-220

Pin 1: Gate (G)  
 Pin 2, 4: Drain (D)  
 Pin 3: Source (S)

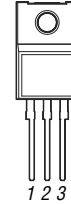


Bild 4: Pinbelegung (TO-220)

### Anschlussbelegung SOT-23-6

Pin 1: Gate (G)  
 Pin 2: Source (S)  
 Pin 3: Drain (D)



Bild 5: Pinbelegung (SOT-23-6)

### Anschlussbelegung SOT-223

Pin 1: Gate (G)  
 Pin 2, 4: Drain (D)  
 Pin 3: Source (S)

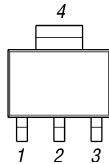


Bild 6: Pinbelegung (SOT-223)

### Anschlussbelegung PowerFLAT 2x2

Pin 1, 2, 5, 6: Drain (D)  
 Pin 3: Gate (G)  
 Pin 4: Source (S)

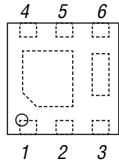


Bild 7: Pinbelegung (PowerFLAT 2x2)

### Anschlussbelegung PowerFLAT 3x3

Pin 1, 2, 3: Source (S)  
 Pin 4: Gate (G)  
 Pin 5, 6, 7, 8: Drain (D)

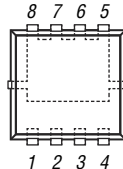


Bild 8: Pinbelegung (PowerFLAT 3x3)

### Anschlussbelegung PowerFLAT 5x6

Pin 1, 2, 3: Source (S)  
 Pin 4: Gate (G)  
 Pin 5, 6, 7, 8: Drain (D)

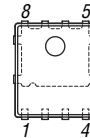


Bild 9: Pinbelegung (PowerFLAT 5x6)

### Wichtige Diagramme

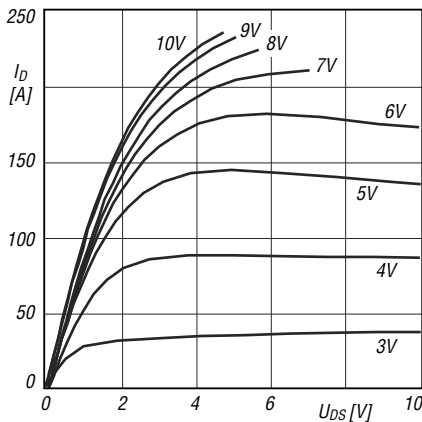


Bild 10: Abhängigkeit des Drain-Stroms  $I_D$  von der Drain-Source-Spannung  $U_{DS}$  bei unterschiedlichen Gate-Source-Spannungen  $U_{GS}$  eines STP52P3LLH6

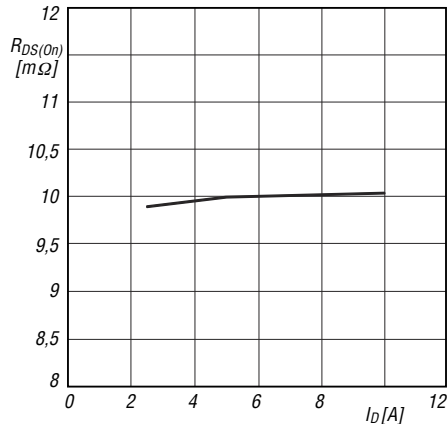


Bild 11: Abhängigkeit des Einschaltwiderstands  $R_{DS(on)}$  vom Drain-Strom  $I_D$  bei  $U_{GS} = 4$  V Gate-Source-Spannung eines STP52P3LLH6