

8-Bit-AVR-Mikrocontroller mit 2 KB Flash-RAM

Kennwerte ($V_{CC} = 2,7...6,0\text{ V}$, $\vartheta_A = -40...85^\circ\text{C}$)

Parameter	Kurzzeichen	min.	typ.	max.	Einheit
Low-Eingangsspannung	V_{IL}	-0,5		$0,2 \cdot V_{CC} - 0,1$	V
High-Eingangsspannung	V_{IH}	$0,2 \cdot V_{CC} + 0,9$		$V_{CC} + 0,5$	V
Low-Ausgangsspannung Ports B, D	V_{OL}			0,5	V
High-Ausgangsspannung Ports B, D	V_{OH}	4,5			V
Ausgangsquellenstrom Ports B, D bei $V_{CC} = 5\text{ V}$	I_{OH}			10	mA
bei $V_{CC} = 3\text{ V}$				5	mA
Ausgangssinkenstrom Ports B, D bei $V_{CC} = 5\text{ V}$	I_{IL}			20	mA
bei $V_{CC} = 3\text{ V}$				10	mA
Reset-Pull-Up-Widerstand I/O-Pin	RRST	100		500	k Ω
Pull-Up-Widerstand	R_{IO}	35		120	k Ω
Betriebsstrom	I_{CC}				
- im Aktivmodus bei 3 V, 4 MHz			2,5		mA
- im Ruhemodus bei 3 V, 4 MHz			800		μA
- im Power-Down-Modus bei 3 V, WDT aktiv			50		μA
- im Power-Down-Modus bei 3 V, WDT passiv			<1		μA
Analogkomparatoreingang Offsetspannung bei $V_{CC} = 5\text{ V}$	V_{ACIO}			20	mV
Analogkomparatoreingang Leckstrom bei $V_{IN} = 1\text{ V}$	I_{ACLK}	1	5	10	nA
Analogkomparator Verzögerungszeit bei $V_{CC} = 2,7\text{ V}$	t_{ACPD}		750		ns
bei $V_{CC} = 4,0\text{ V}$			500		ns

Kurzcharakteristik

- AVR-RISC-Architektur
- 120 leistungsfähige Prozessorbefehle, meist in Ein-Zyklus-Ausführung
- 2 KB integrierter reprogrammierbarer Flash-RAM, serielles Interface zum Programm-Download
- 128 Bytes EEPROM
- 128 Bytes interner RAM
- 32 allgemeine 8-Bit-Register
- 15 programmierbare I/O-Pins
- Betriebsspannungsbereich von 2,7 V bis 6,0 V
- bis zu 10 MIPS Durchsatz bei 10 MHz
- 8-Bit- und 16-Bit-Timer/Counter mit separatem Vorteiler
- Vollduplex-UART
- programmierbarer Watchdog-Timer mit On-chip-Oszillator
- programmierbare Lesesperre für Software-Sicherheit

Beschreibung

Der AT90S2313 ist ein 8-Bit-Low-Power-CMOS-Mikrocontroller in erweiterter AVR-RISC-Architektur. Durch die meist in nur einem Zyklus ausgeführten leistungsfähigen RISC-Befehle erreicht er einen Leistungsdurchsatz von ca. 1 MIPS pro MHz. Der AVR-Kern kombiniert einen leistungsfähigen Befehlssatz mit 32 allgemein verwendbaren Arbeitsregistern. Diese sind direkt mit der Arithmetik-Logik-Einheit verbunden, so daß innerhalb eines Taktzyklus auf zwei unabhängige Register zugegriffen werden kann. Dadurch ist die AVR-RISC-Architektur etwa zehnmal schneller als vergleichbare CISC-Mikrocontroller.

Anschlußbelegung

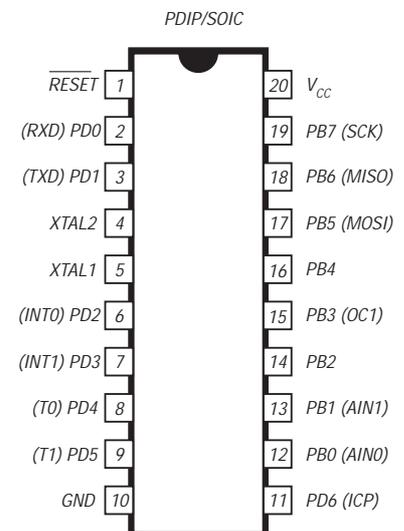


Bild 2: Anschlußbelegung

Systemarchitektur

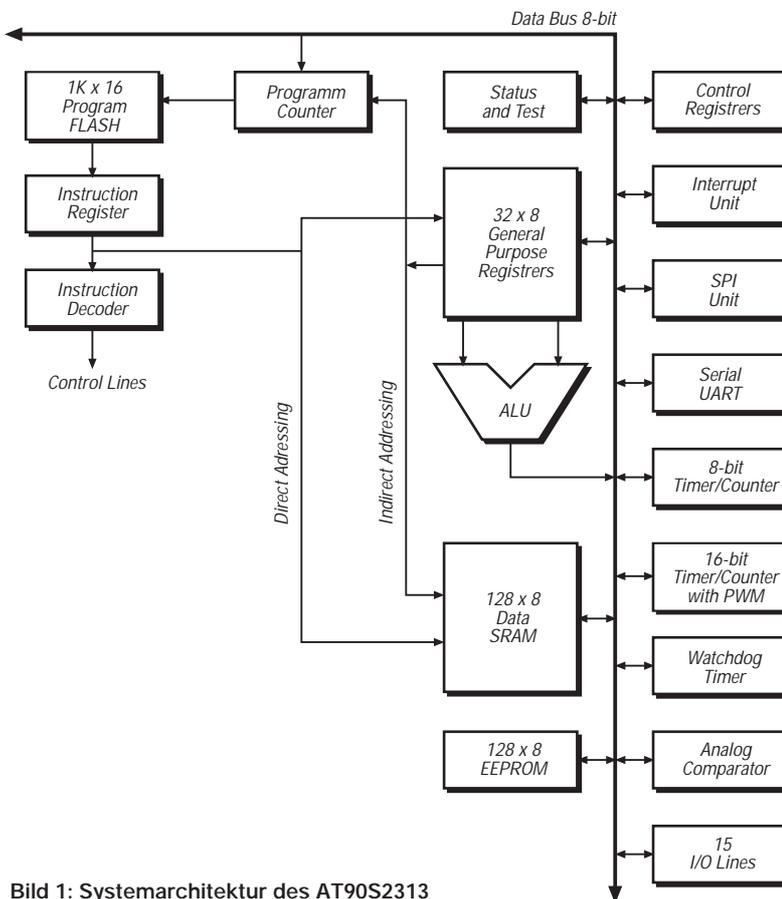


Bild 1: Systemarchitektur des AT90S2313

UART

Der AT90S2313 enthält einen Voll duplex-UART (Universal Asynchronous Receiver and Transmitter). Die UART-Hauptmerkmale sind: Baudratengenerator für beliebige Baudraten, hohe Baudraten auch bei niedriger Taktfrequenz, 8- oder 9-Bit-Datenbreite, Rauschfilterung, Overrun-Erkennung, Rahmenfehlererkennung, Startbitfehlererkennung sowie drei separate Interrupts für die Zustände „Senden fertig“, „Senderegister leer“ und „Empfang fertig“.

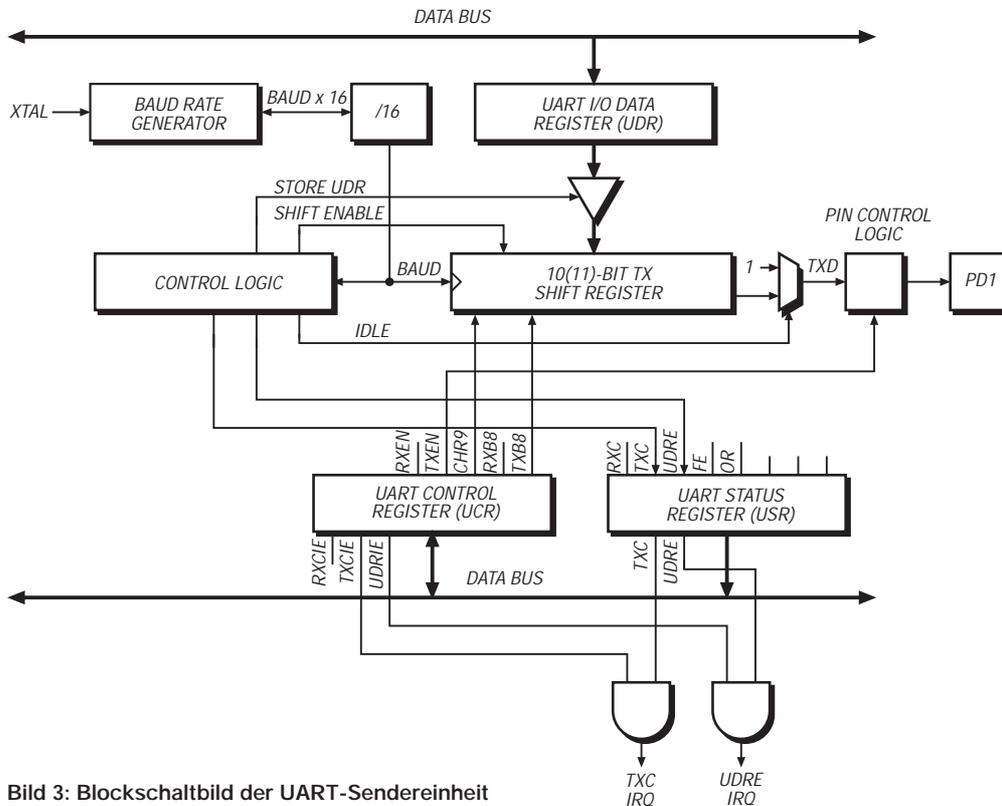


Bild 3: Blockschaltbild der UART-Sendereinheit

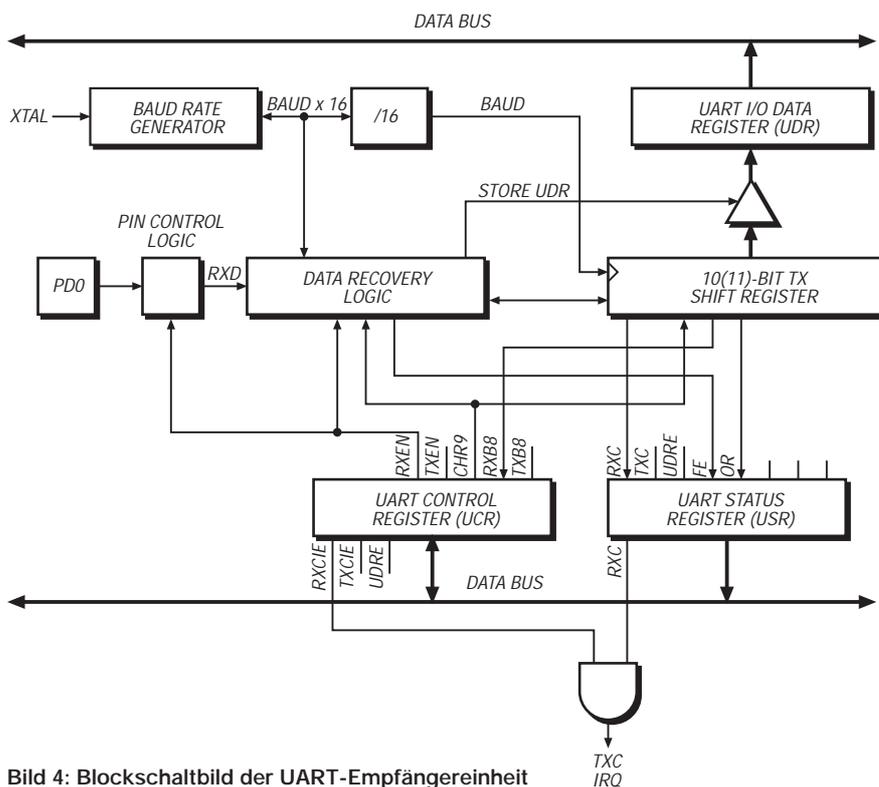


Bild 4: Blockschaltbild der UART-Empfängereinheit