

8-Bit-AVR-Mikrocontroller mit 1 KB Flash-RAM

Kennwerte ($V_{CC} = 2,7...6,0\text{ V}$, $\vartheta_A = -40...85^\circ\text{C}$)

Parameter	Kurzzeichen	min.	typ.	max.	Einheit
Low-Eingangsspannung	V_{IL}	-0,5		$0,3 \cdot V_{CC}$	V
High-Eingangsspannung	V_{IH}	$0,7 \cdot V_{CC}$		$V_{CC} + 0,5$	V
Low-Ausgangsspannung Ports B, D	V_{OL}			0,5	V
High-Ausgangsspannung Ports B, D	V_{OH}	$V_{CC} - 0,5$			V
Ausgangsquellenstrom Ports B, D	I_{OH}				
bei $V_{CC} = 5\text{ V}$ und $V_{OH} = 4,5\text{ V}$			4		mA
bei $V_{CC} = 3\text{ V}$ und $V_{OH} = 2,7\text{ V}$			2		mA
Ausgangssenkenstrom Ports B, D	I_{IL}				
bei $V_{CC} = 5\text{ V}$ und $V_{OL} = 0,5\text{ V}$			28		mA
bei $V_{CC} = 3\text{ V}$ und $V_{OL} = 0,3\text{ V}$			11		mA
Reset-Pull-Up-Widerstand	RRST		100	500	k Ω
I/O-Pin Pull-Up-Widerstand	$R_{I/O}$	20	40	100	k Ω
Betriebsstrom	I_{CC}				
- im Aktivmodus bei 3 V, 4 MHz			2	3	mA
- im Ruhemodus bei 3 V, 4 MHz			0,7	1	mA
- im Power-Down-Modus bei 3 V, WDT aktiv			10	20	μA
- im Power-Down-Modus bei 3 V, WDT passiv			0,15	2	μA
Analogkomparatoreingang Offsetspannung bei $V_{CC} = 5\text{ V}$	V_{ACIO}		± 20		mV
Analogkomparatoreingang Leckstrom bei $V_{IN} = 1\text{ V}$	I_{ACLK}		± 10	± 30	nA
Analogkomparator Verzögerungszeit bei $V_{CC} = 2,7\text{ V}$	t_{ACPD}		750		ns
bei $V_{CC} = 4,0\text{ V}$			500		ns

Kurzcharakteristik

- AVR-RISC-Architektur
- 89 leistungsfähige Prozessorbefehle, meist in Ein-Zyklus-Ausführung
- 1 KB integrierter reprogrammierbarer Flash-RAM
- 64 Bytes EEPROM, 100 000 Schreib-/Lösch-Zyklen
- 32 allgemeine 8-Bit-Register
- 15 programmierbare I/O-Pins
- Betriebsspannungsbereich von 2,7 V bis 6,0 V
- bis zu 12 MIPS Durchsatz bei 12 MHz Taktfrequenz
- 8-Bit-Timer/Counter mit separatem Vorteiler
- externe und interne Interruptquellen
- programmierbarer Watchdog-Timer mit On-chip-Oszillator
- programmierbare Lesesperre für Software-Sicherheit

Beschreibung

Der AT90S1200 ist ein 8-Bit-Low-Power-CMOS-Mikrocontroller in erweiterter AVR-RISC-Architektur. Durch die meist in nur einem Zyklus ausgeführten leistungsfähigen RISC-Befehle erreicht er einen Leistungsdurchsatz von ca. 1 MIPS pro MHz. Der AVR-Kern kombiniert einen leistungsfähigen Befehlssatz mit 32 allgemein verwendbaren Arbeitsregistern. Diese sind direkt mit der Arithmetik-Logik-Einheit verbunden, so daß innerhalb eines Taktzyklus auf zwei unabhängige Register zugegriffen werden kann. dadurch ist die AVR-RISC-Architektur etwa zehnmal schneller als vergleichbare CISC-Mikrocontroller.

Systemarchitektur

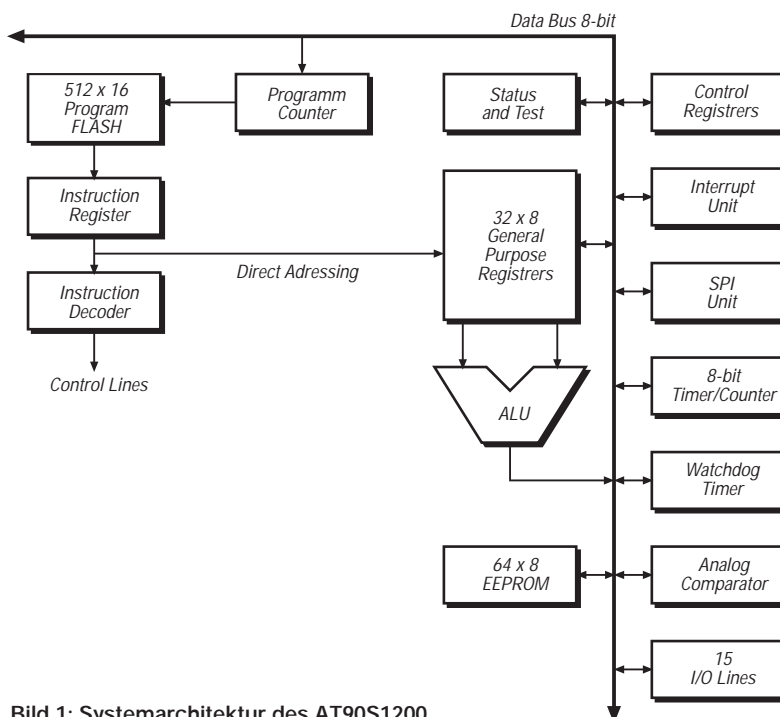


Bild 1: Systemarchitektur des AT90S1200

Anschlußbelegung

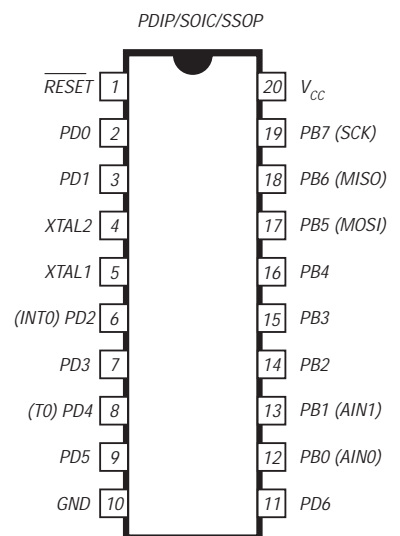


Bild 2: Anschlußbelegung

Wichtige Diagramme

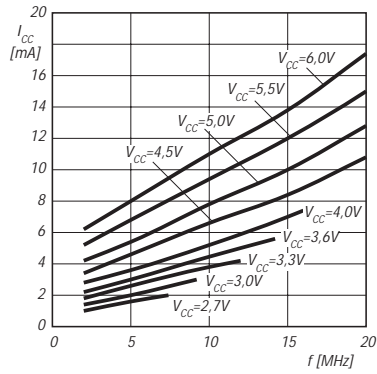


Bild 3: Betriebsstrom mit aktivem Analogkomparator bei $T_A = 25\text{ °C}$

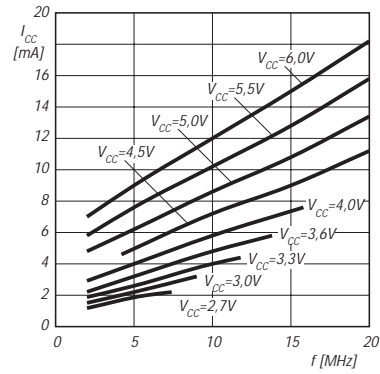


Bild 4: Betriebsstrom mit passivem Analogkomparator bei $T_A = 25\text{ °C}$

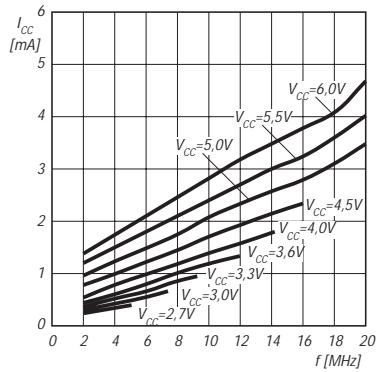


Bild 5: Ruhestrom mit aktivem Analogkomparator bei $T_A = 25\text{ °C}$

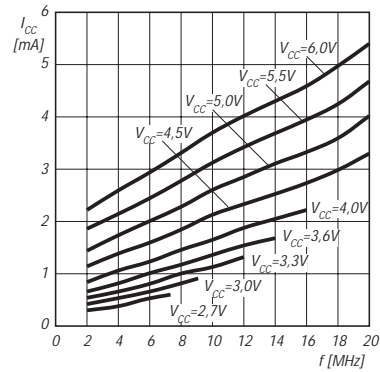


Bild 6: Ruhestrom mit passivem Analogkomparator bei $T_A = 25\text{ °C}$

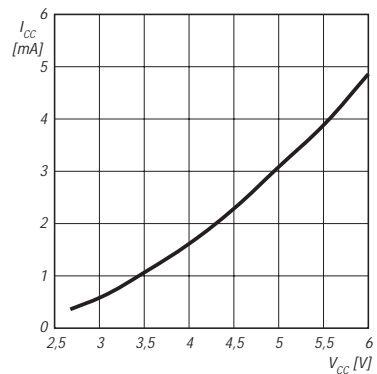


Bild 7: Betriebsstrom des RC-Oszillators bei aktivem Analogkomparator ($T_A = 25\text{ °C}$)

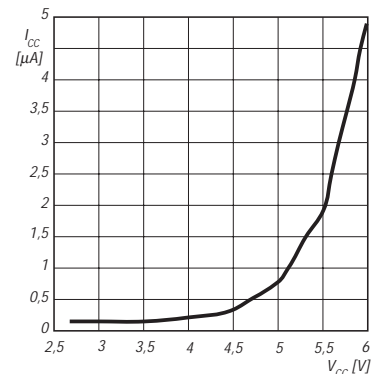


Bild 8: Power-Down-Betriebsstrom bei passivem Watchdog-Timer ($T_A = 25\text{ °C}$)

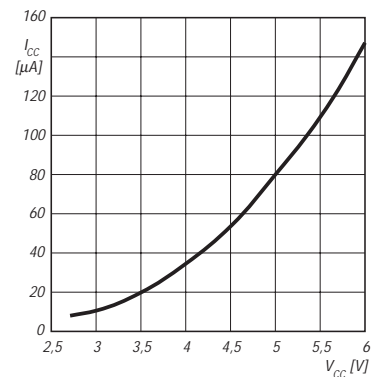


Bild 9: Power-Down-Betriebsstrom bei aktivem Watchdog-Timer ($T_A = 25\text{ °C}$)

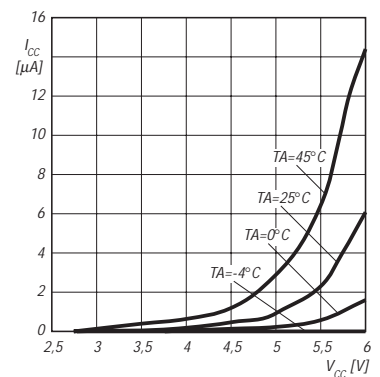


Bild 10: Power-Down-Betriebsstrom bei passivem Watchdog-Timer bezüglich verschiedener Umgebungstemperaturen