

PLL-Schaltkreis mit Paralleleingang für Teiler-Einzelbetrieb

Grenzwerte

Parameter	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_B	-0,5	10	V
Betriebsstrom	I_B		30	mA
Eingangsspannungen	U_E		$U_B + 0,5$ V	
Ein- und Ausgangsströme	$I_{E/A}$	-10	10	mA
Verlustleistung bis $\vartheta_A = 65^\circ\text{C}$	P_{tot}		500	mW

Kennwerte ($U_B = 5$ V, $\vartheta_A = 25^\circ\text{C}$)

Parameter	Kurzzeichen	min.	typ.	max.	Einheit
Betriebsspannung	U_B	3		9	V
Betriebsstrom bei $f_c = f_o = 10$ MHz, $R = N = 128$ und $A = 32$	I_B		7,5		mA
Ruhestrom	I_{B0}		1,2		mA
Sinuseingangsspannungen	$U_{e/O}$	500			mV _{SS}
L-Eingangsspannungen	U_{EL}			1,5	V
H-Eingangsspannungen	U_{EH}	3,5			V
Pull-up-Eingangsströme	I_{EP}	/20/		/200/	μA
Sink-Ausgangsströme bei $U_A = 400$ mV	I_{ALMC}	1,7			mA
	I_{ALX}	510			μA
Source-Ausgangsströme bei $U_A = 4,6$ V	I_{AHMC}	-750			μA
	I_{AHX}	-510			μA
Eingangsfrequenzen bei R und N min. 8 und 500 mV _{SS} Sinuseingangsspannung und Rechteck-U _{ESS} = U_B	$f_{e/O}$			15	MHz
				22	MHz

Kurzcharakteristik

- CMOS-Technik
- 14-Bit-Einstelleingang für N- und 3-Bit-Einstelleingang für R-Zähler
- Referenzoszillator extern oder on chip möglich
- Lok-Detekt-Signal
- N-Teilerfaktorbereich 3...16383
- N-Zählerausgang verfügbar
- acht R-Teilerfaktoren (8, 128, 256, 512, 1024, 2048, 2410, 8192) möglich
- „linearisierter“, digitaler Phasendetektor
- zwei Möglichkeiten zur Fehler-signalisierung: single-ended (three-state) oder double-ended
- Einsatztemperaturbereich -40...85 °C
- lieferbar im Plastik-DIP (Suffix P) oder SOG-Gehäuse (Suffix DW)

Interner Aufbau

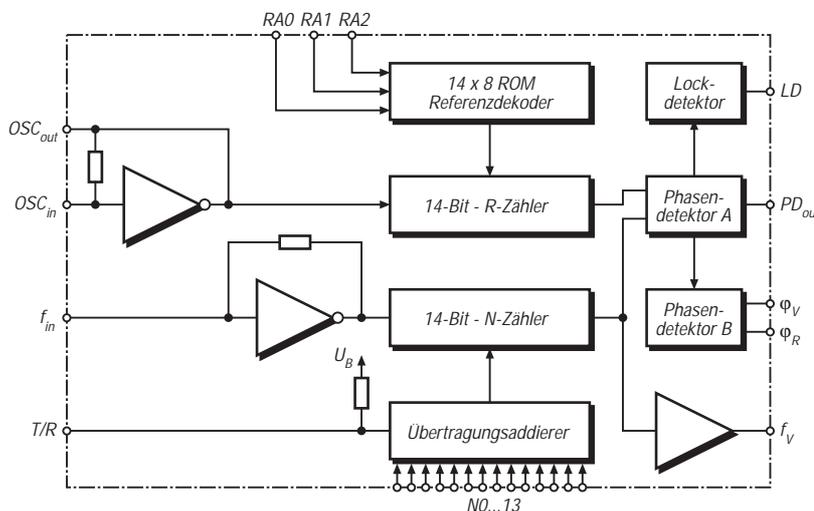


Bild 1: Blockaufbau des CMOS-PLL-Schaltkreises

Pinbelegung

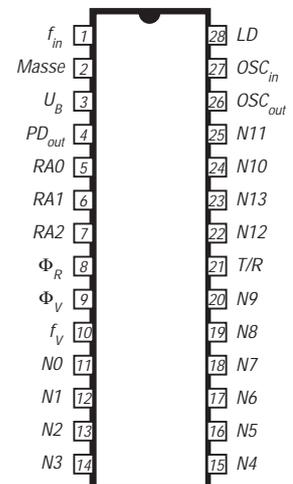


Bild 2: Anschlußbelegung

Anwendungshinweise

Der MC145151-2 besitzt Schutzschaltungen gegen zu hohe statische Spannungen oder elektrische Felder. Trotzdem müssen die üblichen Vorkehrungen zum Vermeiden von Beschädigungen durch diese Effekte getroffen werden. Insbesondere sollte gesichert sein, daß keine Eingangsspannungswerte außerhalb des Betriebsspannungsbereichs auftreten.

Bei einem Pull-up-Widerstand von 4,7 k Ω betragen die Drain-Source-Durchbruchspannungen an den Ausgängen 15 V.

Nicht genutzte Eingänge müssen auf ein Potential gleich oder nahe Masse bzw. gleich oder nahe U_B gelegt werden.

Über 65 °C Umgebungstemperatur sinkt die maximal zulässige Verlustleistung beim Plastik-DIP mit 12 mW/K und beim SOG-Gehäuse mit 7 mW/K.

Die höchstmögliche Arbeitsfrequenz kann mit folgender Formel ermittelt werden:

$$f_{\max} = P / (t_p + t_{\text{set}})$$

P Teilerfaktor

t_p Verzögerungszeit f_c/MC

t_{set} Setup-Zeit des externen Teilers

Im gesamten Umgebungstemperaturbereich beträgt t_p maximal 120 (70, 40) ns bei 3 (5, 9) V Betriebsspannung. Wird z.B. der Teiler MC 12028A mit 16 ns Setup-Zeit benutzt und beträgt P 64, so ergeben sich 744 MHz als höchstmögliche Arbeitsfrequenz.

Als Tiefpaßfilter eignet sich bereits ein RC-Glied. Weiterhin ist ein aktives Filter möglich.

Über die Pins 5, 6 und 7 (RA – Reference Address) werden die Teilerfaktoren des R-Zählers festgelegt. Soll umgeschaltet werden, sollten Pull-up-Widerstände vorgesehen werden, damit die Eingänge nicht kurzzeitig unbeschaltet sind.

Oszillatorbeschaltung

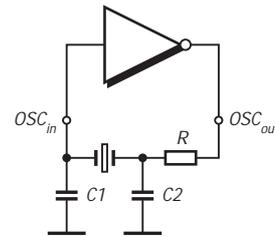


Bild 3: Grundsätzliche Außenbeschaltung des Oszillators

R-Teilerfaktorfestlegung

RA2	RA1	RA0	Teilerfaktor
0	0	0	8
0	0	1	128
0	1	0	256
0	1	1	512
1	0	0	1024
1	0	1	2048
1	1	0	2410
1	1	1	8192

Typische Applikationsbeispiele

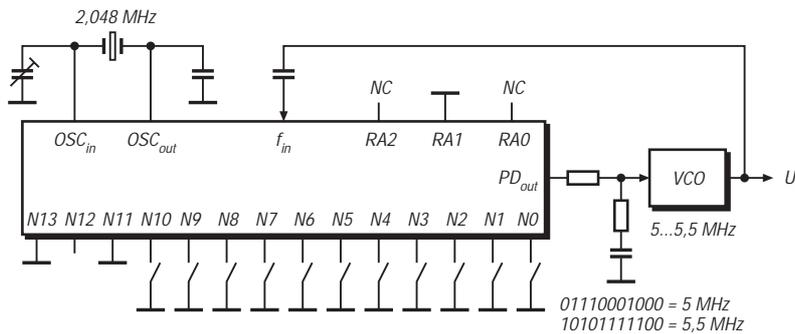


Bild 4: Oszillator für 5...5,5 MHz mit 1 kHz Schrittweite

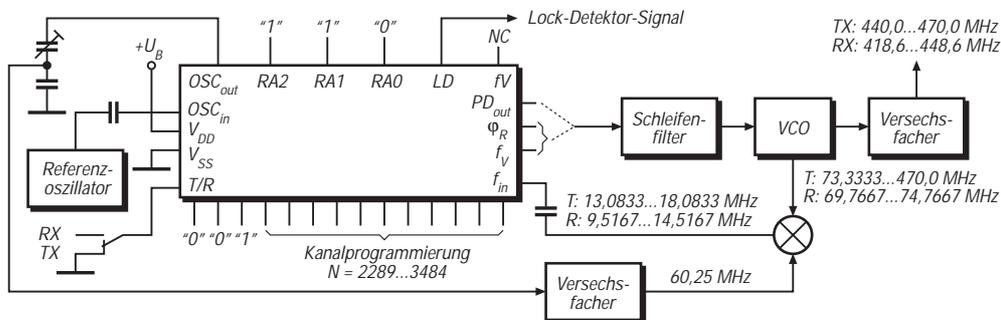


Bild 5: Synthesizer für UHF-Transceiver (Referenzfrequenz 10,0417 MHz, R-Zählerfrequenz 4,1667 kHz, R-Teilerfaktor 2410)